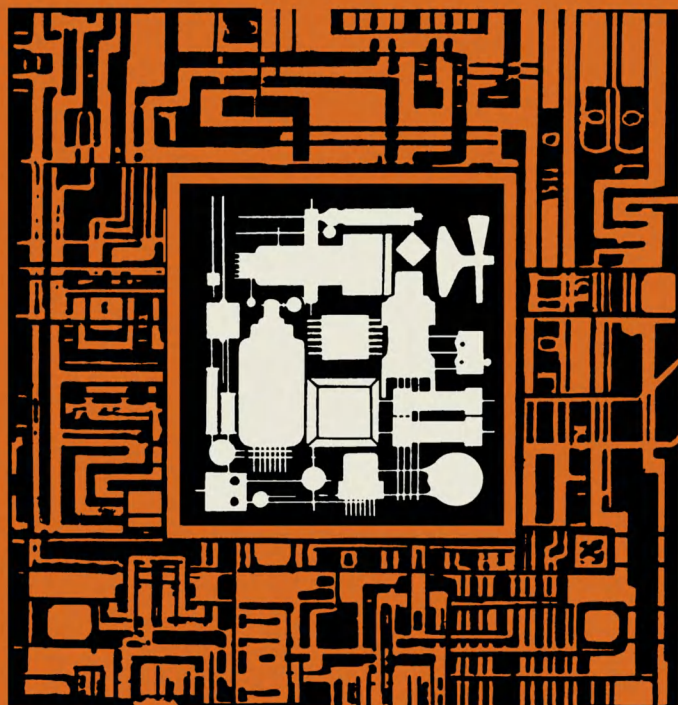


МАССОВАЯ БИБЛИОТЕКА ИНЖЕНЕРА

ЭЛЕКТРОНИКА

14

В.М. Вальков, Ю.М. Ильюшенко
ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ
СХЕМЫ, МИКРОПРОЦЕССОРЫ
И МИКРО-ЭВМ



МАССОВАЯ БИБЛИОТЕКА ИНЖЕНЕРА

ЭЛЕКТРОНИКА

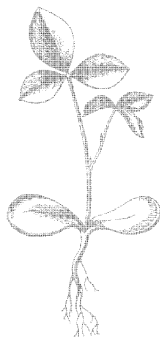
В. М. Вальков, Ю. М. Ильюшенко

ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ
СХЕМЫ,
МИКРОПРОЦЕССОРЫ
И МИКРО-ЭВМ

Под редакцией В. М. Пролейко



МОСКВА «СОВЕТСКОЕ РАДИО» 1977



Scan AAW

6Ф0.3

В.16

УДК 681.3:621.396.6.181.5

Вальков В. М., Ильюшенко Ю. М. Цифровые интегральные схемы, микропроцессоры и микро-ЭВМ. Под ред. В. М. Пролейко. (Б-ка «Электроника»), М., «Сов. радио», 1977, 104 с.

Рассмотрены основные аспекты создания изделий современной цифровой микроэлектроники: микропроцессоров, монолитных полупроводниковых запоминающих устройств и микро-ЭВМ на их основе. Большое внимание уделено схемотехническим и архитектурным решениям. Приведены примеры использования микропроцессоров и микро-ЭВМ в различных областях применения.

Книга рассчитана на инженерно-технических работников электронной промышленности и смежных с ней отраслей, а также может быть полезна студентам вузов соответствующих специальностей.

51 рис., 11 табл., библи. 63 назв.

РЕДАКЦИОННАЯ КОЛЛЕГИЯ:

В. М. Пролейко (отв. редактор), *К. А. Валиев, В. М. Вальков, А. А. Васенков, Б. Ф. Высоцкий, В. И. Котиков, И. В. Лебедев, Э. А. Лукин, В. П. Лукьянов, А. Ю. Малинин, Ю. Р. Носов, В. Ф. Садов, В. И. Стафеев, В. Н. Сретенский* (зам. отв. редактора), *Ю. Б. Степанов, Г. Г. Татаровская, А. Ф. Трутко, В. Н. Филатов.*

Редакция литературы по электронной технике

В $\frac{30407-012}{046(01)-77}$ 45-77

© Издательство «Советское радио» 1977 г.

Предисловие

Успехи в области проектирования и производства наиболее массовых изделий микроэлектроники — цифровых интегральных микросхем (ИС) — позволили получить такие результаты, которые дают основание говорить об ускорении научно-технического прогресса в ряде отраслей промышленности. Непрерывное развитие методов проектирования цифровых ИС и полупроводникового машиностроения обеспечило к середине 70-х годов возможность крупносерийного промышленного производства монокристаллических схем со степенью интеграции несколько тысяч элементов в одной схеме.

Столь высокая степень интеграции, а также последние достижения схемотехники и системотехники позволили начать промышленный выпуск монокристаллических полупроводниковых блоков цифровых электронных систем, в том числе блоков ЗУ емкостью до четырех тысяч двоичных единиц информации (бит) и микропроцессоров — устройств, которые выполняют функции, аналогичные процессорам универсальных ЭВМ. Таким образом, цифровые ИС, являющиеся уже около 15 лет элементной базой ЭВМ и других электронных систем, в настоящее время вышли на аппаратурный уровень: началось реальное слияние процесса создания элементов с производством радиоэлектронной аппаратуры.

Качественно новым в проектировании цифровых ИС является то, что в дополнение к комплексу технологических, топологических и схемотехнических решений требуется реализовать архитектурные решения современных цифровых автоматов: кроме удовлетворения требований к электрическим параметрам при заданных условиях эксплуатации необходимо учитывать функциональное назначение аппаратуры или агрегатов и требования к компоновке систем.

С другой стороны, возросшая сложность цифровых ИС ставит необходимым условием проектирования, разработки и изготовления применение автоматизированных на базе ЭВМ систем проектирования (в пер-

вую очередь, топологического) и изготовления комплектов фотошаблонов, а также контроля изготовленных образцов. Промышленное производство становится невыполнимым без автоматизированных высокопроизводительных систем контроля выпускаемых изделий. Таким образом, качественные изменения в микроэлектронной технологии и схемотехнике приводят к принципиальным изменениям методов и средств проектирования и производства, которые, в свою очередь, оказывают обратное воздействие на технологию и схемотехнику современных цифровых ИС.

Организация промышленного выпуска монолитных сложнофункциональных и в перспективе весьма дешевых блоков приводит к существенным изменениям в проектировании и производстве электронной аппаратуры самого различного назначения.

Появление дешевых микропроцессоров, ЗУ, наборов БИС на их основе обеспечило создание самого массового класса ЭВМ — микро-ЭВМ. Микропроцессоры и микро-ЭВМ уже начинают внедряться вместо устройств традиционной электронной и электромеханической промышленной автоматики в системы связи, цифровые измерительные приборы и комплексы, торговые автоматы. Применение принципа действия ЭВМ с программным управлением в электронной аппаратуре различного назначения позволит достичь более высокого уровня стандартизации, что, в свою очередь, позволит получить очевидные экономические выгоды.

Кроме того, появляются перспективы применения микро-ЭВМ для автоматизированного управления такими «необычными» объектами, как автомобили и комплекты бытовых приборов и агрегатов. Непосредственно в вычислительных системах внедрение микропроцессоров в периферийное оборудование позволяет пересмотреть принцип централизованного программного управления, поскольку они представляют собой материальную базу для создания систем с децентрализованным управлением процессами обработки информации. Таким образом, намечается *качественный* скачок в теории и практике вычислительных систем. Наконец, с применением микропроцессоров и микро-ЭВМ появляются новые возможности в конструировании управляемых агрегатов и комплексно-автоматизированных технологических линий.

Все это подтверждает значение последних достижений микроэлектроники для ускорения научно-технического прогресса: микроэлектроника становится реальным катализатором научно-технического прогресса.

В предлагаемой читателю небольшой книге сделана попытка рассмотреть круг основных вопросов, связанных с последними достижениями в области создания БИС, разработкой и применением микропроцессоров и микро-ЭВМ. Как и все книги серии «Электроника», данная книга рассчитана не на специалистов по рассматриваемому разделу электронной техники, а на широкие круги инженерно-технических работников, в частности, на потребителей цифровых ИС. Поэтому, не претендуя на оригинальность в изложении некоторых вопросов, авторы старались изложить материал книги так, чтобы читатель мог ясно представить себе состояние проблемы в целом. Чтобы дать максимум информации о конкретных достижениях в области разработок и применения микропроцессоров и микро-ЭВМ были использованы многочисленные материалы, опубликованные по этим вопросам за рубежом.

1. Основные понятия и определения

1.1. Особенности процесса проектирования и изготовления цифровых интегральных микросхем

Интенсивное развитие ИС с самого начала их появления стимулировалось прежде всего потребностями цифровой вычислительной техники и систем управления. Для построения цифровых вычислительных и управляющих систем и устройств требуется огромное число однотипных логических каскадов (вентилей) и запоминающих ячеек, так что эффект от применения ИС наиболее значителен и тем больше, чем больше степень интеграции. Цифровые логические и запоминающие схемы могут быть построены на элементах, которые наиболее просто реализовать в интегральном исполнении (транзисторы, диоды, резисторы).

Разработка цифровой ИС представляет собой итеративный процесс, в котором происходит слияние, повторение, взаимное влияние четырех последовательных стадий проектирования и изготовления: 1) разработки принципиальной электрической схемы; 2) разработки топологической схемы; 3) изготовления комплекта фотошаблонов, отображающих топологическую схему; 4) изготовления интегральной микросхемы на основе базовой технологии (технологического процесса и комплекта оборудования) с помощью комплекта фотошаблонов. Именно единство этих четырех стадий обеспечивает получение монолитной ИС, т. е. кристалла полупроводника (в корпусе или без него), в котором реализуются функции многих электронных элементов, взаимосвязанных в одну электрическую схему [1].

Для современных цифровых больших интегральных микросхем ввиду их высокой функциональной сложности необходима еще одна стадия, предшествующая разработке принципиальной схемы, — функционально-логический синтез, включающий проектирование блочной функциональной и логической схем.

Если в БИС реализуются, например, функции процессора ЭВМ, то на этой стадии требуется решить и задачи разработки архитектуры (система команд, логическая организация процесса обработки и обмена информацией, конструктивные признаки) и структуры микропроцессора (система регистров, схемы адресации и выработки управляющих сигналов и др.).

Таким образом, понятие *схемотехническое проектирование* применительно к цифровым ИС охватывает разработку всех уровней формального графического отображения — от блочной до топологической. Однако часто под схемотехническим проектированием понимают разработку логической (вентилей и триггеров) и принципиальной электрической схем. При этом, так как элементы и узлы элементов в каждом типе цифровой ИС однотипны, то под схемотехникой понимают комплекс правил:

— построения типового логического узла из электронных элементов (транзисторов, резисторов, диодов и др.) путем соответствующего их соединения и подключения к ним необходимых напряжений питания и смещения;

— соединения типовых логических узлов между собой по входам и выходам с максимально допустимым коэффициентом нагрузки [2].

Непрерывное повышение степени интеграции элементов в одном кристалле при сохранении относительного однообразия принципиальной электрической схемы приводит к такому положению, что все более сложной и трудоемкой стадией проектирования становится разработка (и соответственно реализация ее в комплекте фотошаблонов) топологической схемы. Топология полупроводниковой ИС — это пространственно-геометрический порядок размещения и соединения элементов на поверхности и в объеме полупроводника, из которого изготовлена интегральная микросхема.

Различают планарную и поперечную топологию [3]. Под *планарной* топологией понимают плоский геометрический чертеж, изображающий расположение и соединение элементов в пределах плоскости поверхности полупроводникового кристалла. Этот чертеж в реальном для ИС масштабе отображается комплектом фотошаблонов, с помощью которого топология материализуется в конкретной БИС. Под *поперечной* топологией понимают расположение полупроводниковых структур и кон-

центрацию примесей в кристалле (в направлении, перпендикулярном его поверхности). Получение требуемой поперечной топологии ИС обеспечивается режимами технологических операций диффузии (разделительной, базовой, эмиттерной). Таким образом, топология является связующим звеном между принципиальной электрической схемой и групповым изготовлением полупроводниковых структур в технологическом процессе (рис. 1).

Развитие цифровых интегральных микросхем произ-

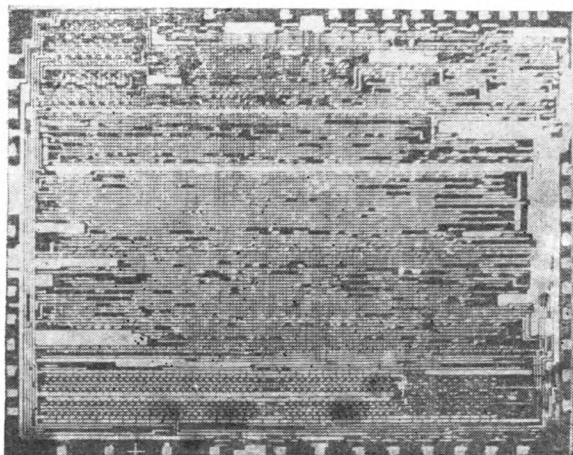


Рис. 1. Топология монолитной схемы микрокалькулятора.

ходило в процессе параллельного и взаимовлияющего совершенствования схемотехнических решений, техники разработки топологических схем, изготовления фотошаблонов и технологических способов и методов обработки полупроводниковых кристаллов на основе базового планарно-диффузионного технологического процесса. Например, появление нового класса цифровых ИС на основе транзисторно-транзисторной логики с диодами Шоттки явилось и следствием последовательного использования нового (по сравнению с ДТЛ-схемами) топологического решения, формирующего структуру многоэмиттерного транзистора, и нового технологического метода изготовления диода типа металл — полупроводник. А возникновение наиболее современного класса

цифровых ИС типа ИИЛ (инжекционная интегральная логика) стало возможно благодаря удачному сочетанию новых схмотехнических, топологических и технологических решений в результате взаимодействия продольного $p-n-p$ -транзистора (инжектора) и поперечных $n-p-n$ -транзисторов (переключателей тока).

Следует отметить, что выделяемые в настоящее время классы цифровых ИС отличаются друг от друга, в первую очередь, принципиальной электрической схемой, набором технологических операций и в определенной степени своей, конкретной топологической схемой. При этом основные электрические параметры каждого класса схем можно характеризовать одним обобщенным параметром — фактором добротности P_T , определяемым произведением средней мощности, потребляе-

Таблица 1

Схмотехнологическое направление (класс схем)	Особенности электрической схемы			Особенности технологического процесса	
	Элемент	Задержка на каскад, н·с	P_T , пДж	Число диффузий или имплантаций	Число фотомасок
n МДП	n МДП-транзистор	10—50	10	2—3	4—5
КМДП	n МДП + p МДП-транзисторы	50	4	3	6
ИИЛ	$p-n-p$ + $n-p-n$ -транзисторы	10—50	0,1—1,0	2—3	4—5
ТТЛШ	Транзистор и диод Шоттки	1—10	10—20	4	7

мой одним логическим вентилем, на время его переключения. Характерно, что при существующем уровне технологии в производстве ИС фактор добротности для одного класса может изменяться в небольших пределах (до 1,5—2 раз), а каждый его сомножитель из-за изменения топологических размеров элементов или технологических режимов может изменяться весьма значительно [4]. Это обуславливает существование различных классов интегральных микросхем с различными электрическими и эксплуатационными характеристиками.

Поэтому и появились схемотехнологические направления в проектировании и изготовлении цифровых интегральных микросхем.

В табл. 1 приведены некоторые характеристики современных схемотехнологических направлений.

1.2. Микропроцессор и микро-ЭВМ

Промышленное производство монолитных полупроводниковых микросхем со степенью интеграции до нескольких тысяч (десятков тысяч) элементов позволило создать цифровые ИС, выполняющие функции, аналогичные функциям процессоров ЭВМ с программным управлением.

Название «микропроцессор» связано с реализацией процессора в одном или нескольких кристаллах полупроводника. Слово «микро» для первых микропроцессоров соответствовало не только таким характеристикам, как габариты, масса, мощность, стоимость, но и производительность. По архитектурным и структурным решениям микропроцессор аналогичен процессорам, обработка информации в которых выполняется по программе (микропрограмме), т. е. принципиально так же, как это делается в больших и малых универсальных ЭВМ.

Таким образом, при своем «рождении» микропроцессоры явились главными функциональными частями нового класса ЭВМ — микро-ЭВМ, в составе которой кроме микропроцессора, состоящего из арифметического устройства (АЛУ) и устройства управления, входят устройства памяти программ и данных, устройство (схемы) ввода — вывода информации.

Главные отличительные признаки нового класса ЭВМ: 1) реализация всех устройств на БИС; 2) выполнение определенных простых работ путем специализации программы управления (однопрограммный режим работы).

Из последнего вытекает целесообразность использования для хранения программ постоянного (полупостоянного) ЗУ (ПЗУ), поэтому в микро-ЭВМ выделяют четыре главные функциональные части (рис. 2).

Следует отметить, что идея создания универсального процессора малой вычислительной мощности для выполнения самых различных простых программ по обработке информации, специализированного на каждый вид работ

с помощью ПЗУ, не нова. Эта идея была реализована еще в начале 60-х годов в отечественной управляющей мини-ЭВМ УМ1-НХ, благодаря чему эта ЭВМ нашла применение в различных отраслях народного хозяйства [5]. Новым является воплощение этой идеи на базе последних схмотехнологических достижений, что позволило получить качественный эффект, как экономический, так и технический. В микро-ЭВМ старый универсальный метод стандартизации аппаратных средств для вычислительных (в широком смысле) работ благодаря возможности смены программ, управляющих работой ЭВМ, получает новую жизнь.

Первые успехи в создании микропроцессоров и микро-ЭВМ позволили говорить о перспективах развития управляющей вычислительной техники. Появление дешевых микро-вычислительных средств позволило использовать их в аппаратуре самых различных классов и технологическом оборудовании, заменить многие виды специализированной дискретной аппаратуры, конструируемой до недавнего времени на цифровых ИС малой и средней степени интеграции. Причем появилась возможность выйти на новый уровень стандартизации в каждой области применения в результате замены аппаратных блоков с жесткой функциональной схемой микро-ЭВМ с новой программой. Это, вероятно, сократит цикл разработки аппаратуры, например, с 6-12 мес. до нескольких недель, существенно уменьшит стоимость разработки и продажную цену, а также повысит надежность, в первую очередь, за счет сокращения числа межсоединений [6].

Необходимо отметить главные особенности развития микро-ЭВМ. Вслед за появлением первых микропроцессоров были созданы и поступили в продажу комплектные наборы БИС, содержащие основные электронные

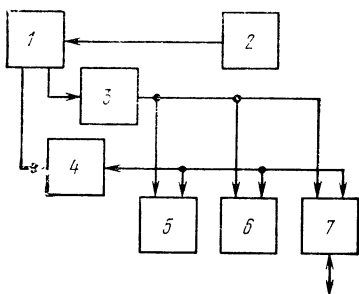


Рис. 2. Обобщенная структурная схема микро-ЭВМ:

1 — микропроцессор; 2 — задающий генератор; 3 — буферная схема передачи адреса; 4 — буферная схема обмена данными; 5 — ОЗУ; 6 — ПЗУ; 7 — схемы ввода — вывода информации.

схемы микро-ЭВМ. Однако эти наборы представляют собой «полуфабрикаты», которые непосредственно не могут использоваться в эксплуатации: требуются их конструктивная компоновка, источники питания, средства индикации и др. Поэтому первые конструктивно законченные модели микро-ЭВМ появились спустя некоторое время после выпуска микропроцессорных наборов.

В настоящее время существует два основных вида конструктивного исполнения микро-ЭВМ:

1) системный узел, например, в виде платы, несущей необходимый комплект БИС и других компонентов, предназначенный для подключения к разъемам в приборной стойке;

2) автономный (от системы или технологической установки) законченный конструктивный узел, включающий панель контроля и управления, аналогичный мини-ЭВМ.

Конструирование и изготовление микро-ЭВМ на основе небольшого количества комплектующих изделий таких как микропроцессор или БИС ЗУ (емкостью, например, 1024 бит) требует, естественно, нового подхода и новых технологических методов компоновки и монтажа БИС. Так, стала очевидной неэффективность применения однослойных печатных (а в ряде случаев с несколькими слоями) плат, которые широко используются для соединения и конструктивной компоновки схем с малой и средней степенью интеграции в различных корпусах. Объясняется это тем, что основной выигрыш в объеме, получаемый за счет высокой степени интеграции, теряется, во-первых, при распайке БИС в корпусах и, во-вторых, при монтаже корпусов на плате. Поэтому, в первую очередь, необходимо решить конструктивно-технологические задачи (компоновка, монтаж и соединения БИС). И снова большое внимание уделяется вопросам монтажа бескорпусных кристаллов на подложки, несущие многослойные тонкопленочные и толстопленочные коммутационные схемы [7, 8].

Чрезвычайно высокая плотность упаковки микропроцессорных наборов БИС оказывает все большее влияние на миниатюризацию буквально всех схмотехнических элементов микро-ЭВМ. Эта тенденция проявилась впервые при разработке микрокалькуляторов. Создание и организация производства микрокалькуляторов, выпол-

няющих в основном четыре арифметических действия (непрограммируемых), было естественным и необходимым подготовительным этапом развития микропроцессоров и микро-ЭВМ различного назначения, на котором были отработаны схмотехнологические, топологические и архитектурные решения. Микрокалькуляторы рассчитаны на массового потребителя, а проблема внедрения изделий этого вида в системы практически отсутствует,

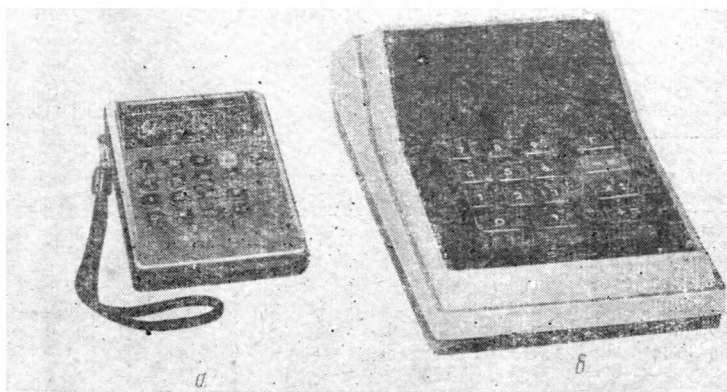


Рис. 3. Отечественные микрокалькуляторы «Электроника» БЗ-04 (а) и «Электроника» 24-71 (б).

поскольку связь с внешним миром (пользователем) в микрокалькуляторе осуществляется через кнопки ввода данных и управления, а также цифровые индикаторы для результатов и операндов (рис. 3). С другой стороны, в них присутствуют практически все основные узлы, на которых строятся современные микропроцессоры. Например, отечественный микрокалькулятор, выполненный на одном кристалле [9], содержит свыше 2200 транзисторов (и 150 корректирующих конденсаторов) и имеет блок ЗУ, состоящий из двух числовых регистров и трех кольцевых счетчиков; арифметическое устройство, состоящее из регистра сумматора, регистра ввода индикации, шифратора и дешифратора; устройство микропрограммного управления.

Следующим шагом было создание программируемого калькулятора, включающего кроме программно-управляемого микропроцессора БИС ОЗУ, ПЗУ и сдвиговых регистров для ввода — вывода данных.

Можно считать, что от калькулятора, выполняющего только четыре арифметических действия, через программируемый универсальный калькулятор, микро-ЭВМ для научных расчетов, программируемый регулятор, программируемое терминальное устройство пришли к универсальной микро-ЭВМ, сравнимой по параметрам с современными моделями мини-ЭВМ. В [10] приведен прогноз американской фирмы Gnostic Concepts, Inc., показывающий сближение основных характеристик микро-ЭВМ и мини-ЭВМ универсального назначения (табл. 2).

Таблица 2

Основные характеристики	1974 г.		1978 г.	
	микро-ЭВМ	мини-ЭВМ	микро-ЭВМ	мини-ЭВМ
Время выполнения операций, мкс	2—25	0,5—2	0,1—10	0,1—2
Длина слова, бит	4—16	8—32	4—16	8—32
Количество команд	70	100—200	200	150—250
Емкость ЗУ, кбит	8—128	128—512	8—512	128—1024
Элементная база ЗУ	Биполярные МДП-транзисторы	Ферритовые сердечники	Биполярные МДП-транзисторы	Биполярные МДП-транзисторы
Цена, тыс. долл.	0,2—2,5	3—25	0,2—2,5	3,0—25

Из табл. 2 можно сделать вывод, что в ближайшие годы деление малых универсальных ЭВМ на микро-ЭВМ и мини-ЭВМ станет весьма условным; появится новый единый класс малых ЭВМ на БИС. В качестве примера можно назвать модель LSI-3/05, которую фирма-разработчик Computer Automation назвала милли-ЭВМ, поскольку по характеристикам она занимает промежуточное положение между микро-и мини-ЭВМ [11].

Следует отметить, что наряду с программно-управляемыми микропроцессорами все более заметную роль начинают играть БИС, выполняющие отдельные виды логической или математической обработки информации, причем алгоритм реализации такой обработки определяется не программой, а функциональной схемой (аппаратная реализация). Такие монолитные блоки, состоящие из БИС, можно назвать *специализированными микропроцессорами*.

Одной из основных причин появления специализированных микропроцессоров является то, что при решении некоторых задач требуется быстроедействие, которое не могут обеспечить процессоры с последовательно-командным алгоритмом функционирования. Например, каскадное соединение двух специализированных микропроцессоров Span фирмы TRW System Group, предназначенных для быстрого выполнения преобразования Фурье, позволяет осуществить преобразование по 1024 точкам при матрице 12×12 двоичных разрядов всего за 2,5 мс [12]. Микропроцессор Span содержит 12-разрядный умножитель, два сумматора, семь регистров, четыре мультиплексора, схемы ввода — вывода и управления, что по выполняемым функциям соответствует 13 тыс. транзисторов. Подобными примерами могут служить также интерполаторы для станков с программным управлением или цифровой дифференциальный анализатор (ЦДА) для навигационных систем.

Развитие микро-ЭВМ привело к появлению простых специализированных микропроцессоров, обеспечивающих выполнение операций ввода — вывода параллельно с работой основного микропроцессора [13]. На рис. 4 показана структурная схема микро-ЭВМ с такой параллельной организацией. Американская фирма Computer Automation рекламирует монолитный блок Pico Processor, предназначенный для микропрограммного управления обменом периферийного устройства с микро-ЭВМ через канал прямого доступа в ОЗУ [14].

На основании изложенного представляется удобным ввести следующие определения*):

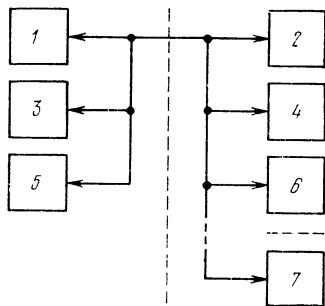


Рис. 4. Структурная схема микро-ЭВМ с параллельным выполнением арифметических (логических) операций и операций ввода — вывода:

1 — центральный микропроцессор; 2 — блок управления обменом адресов; 3 — ЦПУ; 4 — блок управления обменом данными; 5 — ОЗУ; 6 — канал ввода — вывода 1; 7 — канал ввода — вывода N.

*) Авторы не претендуют на строгость вводимых определений; они приводятся лишь для более удобного восприятия материала книги.

1) микропроцессор широкого назначения — программно-или микропрограммно-управляемый процессор, выполненный в виде одной (монокристаллической) или нескольких БИС;

2) специализированный микропроцессор — устройство на одной или нескольких БИС, логическая схема которого спроектирована для строго определенного вида математической или логической обработки цифровой информации;

3) микро-ЭВМ широкого назначения — конструктивно законченная ЭВМ на основе микропроцессорного набора БИС (или одной БИС), имеющая архитектуру универсальной ЭВМ с программным управлением, т. е. вид выполняемой обработки информации определяется вводимой программой;

4) специализированная микро-ЭВМ — конструктивно законченная ЭВМ на основе специализированного микропроцессора или микропроцессора широкого назначения с микропрограммным управлением, ориентированная на строго определенный вид обработки информации.

В определении микропроцессоров предполагается, что они могут быть как главными блоками микро-ЭВМ, так и отдельными модулями в больших мультимикропроцессорных системах обработки данных. При этом условная граница специализации микро-ЭВМ проводится на уровне деления математического обеспечения на внутреннее (аппаратно-реализованное) и внешнее (программное).

2. Схемотехнологические направления

2.1. Эволюция схемотехнологических направлений

В конце 50-х годов началось широкое освоение планарно-диффузионной технологии изготовления кремниевых транзисторов, которая позволила создать одновременно в едином технологическом цикле определенное количество транзисторных структур и электрические соединения между ними. Благодаря введению планарного процесса стало возможным изготавливать в одной кремниевой пластине группу полупроводниковых элементов (транзисторов, диодов, резисторов), монолитно соединенных между собой в законченную электронную схему — полупроводниковую интегральную схему. Го-

дом ее рождения можно считать 1960 г., когда практически началось широкое внедрение планарной технологии и промышленное производство полупроводниковых ИС.

Освоение планарной технологии произошло после завершения разработки целого комплекса новых технологических процессов, важнейшими из которых явились: термические процессы (диффузия и окисление); вакуумное напыление на кремниевые пластины металлических и диэлектрических пленок; фотолитография. Внедрение фотолитографии, в свою очередь, было обеспечено применением комплектов специального инструмента — фотошаблонов и созданием прецизионного оптико-механического оборудования.

С самого начала планарная технология была использована для изготовления ИС на биполярных транзисторных структурах (работающих с использованием носителей тока двух типов: основных и неосновных, инжектируемых из эмиттера в базу в направлении к коллектору). В развитии биполярных ИС большую роль сыграла разработка в начале 60-х годов нового технологического процесса — эпитаксии, заключающегося в выращивании пленки кремния, отличающейся по электрофизическим свойствам от кремниевой пластины, на которой выращена эта эпитаксиальная пленка. С применением эпитаксии стало возможным изготавливать транзисторные структуры ИС с двойной диффузией (базовая и эмиттерная), а для изоляции применять специальную разделительную диффузию, создающую изолированные друг от друга коллекторные области («карманы»).

К первым типам логических схем, которые были изготовлены в интегральном исполнении на основе биполярных транзисторных структур, относятся диодно-транзисторные логические схемы (ДТЛ) и сверхбыстродействующие логические схемы с эмиттерными связями (ЭСЛ). Вскоре электрические характеристики ДТЛ-схем были существенно усовершенствованы (повышено быстродействие), диодная сборка заменена специальным интегральным элементом — многоэмиттерным транзистором. Появился новый класс цифровых ИС — транзисторно-транзисторные логические схемы (ТТЛ ИС).

Возникновение ТТЛ ИС было первым примером того, как в результате оптимальной топологической реа-

лизации схемотехники логических схем в интегральном исполнении можно улучшить характеристики, что невозможно достичь в логических схемах, изготовленных из дискретных элементов (транзисторов, диодов, резисторов). Вскоре ТТЛ ИС стали основным, наиболее широко распространенным типом биполярных логических схем, который за годы своего развития претерпел много схемотехнических модификаций, позволивших улучшить некоторые электрические параметры (быстродействие, помехозащищенность, снизить потребляемую мощность).

В 1962 г. на основе планарного технологического процесса был создан новый тип униполярных полевых транзисторов, работающих на принципах использования носителей одного типа проводимости — основных — полевой МДП-транзистор с изолированным затвором, имеющим структуру металл — диэлектрик — полупроводник. Внедрение планарного процесса для группового изготовления МДП-структур обеспечило развитие нового схемотехнологического направления — МДП ИС, которые так же, как и появившиеся ранее биполярные ИС, стали использоваться прежде всего для построения логических схем и ЗУ.

С момента появления МДП ИС началось параллельное развитие двух главных схемотехнологических направлений в области цифровых ИС — МДП и биполярных ИС, носящее характер настоящего соперничества, которое продолжается до настоящего времени. Вероятно, оно будет и в будущем, поскольку преимущества и недостатки МДП ИС и биполярных ИС более чем за 10 лет развития обоих направлений примерно одинаковые.

Развитие МДП ИС, превосходившее до недавнего времени по темпам роста степени интеграции биполярные ИС, объясняется, во-первых простотой технологического изготовления МДП ИС (включающего всего одну диффузию вместо двух или трех требуемых для изготовления биполярных ИС) и, во-вторых, топологической простотой, в частности, в МДП ИС не требуется изоляции транзисторных структур.

Основным же недостатком МДП ИС является низкое быстродействие. Биполярные ИС при примерно таком же потреблении мощности позволяют достичь высокого и сверхвысокого быстродействия. Однако до

последнего времени (до появления ИИЛ ИС) они уступали МДП ИС по плотности компоновки элементов и степени интеграции.

Для повышения быстродействия и снижения мощности потребления МДП ИС с конца 60-х годов получил распространение новый класс электрической схемы, в которой, в отличие от обычных (статических), МДП ИС (получили название динамических) работают в фазированно-импульсном тактируемом режиме. Хотя динамические МДП ИС не намного сложнее статических и технология их изготовления одинаковая, тем не менее эксплуатация и тем более контроль динамических МДП ИС оказывается сложнее, чем статических.

Наиболее совершенным классом МДП ИС стали комплементарные МДП ИС на основе взаимодополняющих (комплементарных) МДП-структур n -и p -типа. Возможность схмотехнической реализации КМДП ИС основывается на том преимуществе МДП-транзисторов, что их входные цепи благодаря изолированности затворов не потребляют тока. Именно потому, что входные цепи биполярных транзисторов потребляют ток, нельзя построить аналогичные биполярные комплементарные схемы (на основе $n-p-n$ - и $p-n-p$ -транзисторов). Класс КМДП ИС, совершенно не потребляющих мощности в стационарном состоянии, обладающих высокими быстродействием и помехозащищенностью, сохраняющих работоспособность при изменении питающего напряжения в широких пределах (несколько раз), т. е. имеющих электрические характеристики, близкие к идеальным, считался до появления инжекционных ИС наивысшим схмотехническим достижением среди всех известных ранее классов цифровых ИС.

Развитие КМДП ИС началось в конце 60-х годов, но распространение они получили в последние годы, когда успешно были преодолены технологические трудности при их изготовлении. Поскольку технология КМДП ИС требует создания в одной кремниевой пластине МДП-транзисторов двух типов, она оказывается значительно сложнее технологии обычных МДП ИС (включает три диффузионных процесса вместо одного). В начале 70-х годов после широкого освоения производства КМДП ИС различного применения (в бытовых приборах, в частности в электронных наручных часах) и значительного снижения их стоимости КМДП ИС

Таблица 3

Параметры монокристаллических ИС	Количественные показатели		
	1966 г.	1973—1974 гг.	1980 г. (прогноз)
Число элементов в одном кристалле	50	5000	200 000
Размеры кристалла, мм	2,5	6,2	12,5
Функциональная сложность: ЗУ, бит	16	2048	64 000
логических микропроцессоров, вентиль/кристалл	4	500	10 000
Тактовая частота, МГц	5	30	100
Фактор добротности, пДж	10	3—10	0,1—1

смогли вступить в конкурентную борьбу даже с таким наиболее широко распространенным и признанным классом логических ИС, как ТТЛ ИС.

Свидетельством непрекращающейся конкурентной борьбы между биполярными и МДП направлениями цифровых ИС является появление нового перспективного класса биполярных ИС — инжекционных интегральных схем (ИИЛ-схем). Этот класс схем превосходит все существующие как по плотности компоновки (в два раза выше, чем у МДП ИС), так и по фактору добротности. В настоящее время на основе ИИЛ-схем уже созданы БИС для электронных часов и появились первые микропроцессорные ИИЛ БИС.

Эволюция схемотехнических направлений в цифровой микроэлектронике сопровождалась непрерывным увеличением степени интеграции монокристаллических схем (в среднем в 2 раза ежегодно).

Если в начале 60-х годов выпускались биполярные ИС с несколькими элементами в одном кристалле, то к 1975 г. в МДП-схемах количество элементов в одном кристалле превысило 10 000. В табл. 3 приведены некоторые обобщенные количественные показатели роста сложности монокристаллических полупроводниковых схем до 1980 г. [15].

2.2. МДП-транзисторные структуры с одним типом проводимости

До недавнего времени большинство выпускаемых ЗУ, микропроцессоров и других типов цифровых БИС изготавливались на основе МДП-транзисторных структур с одним типом проводимости.

МДП-транзисторные структуры являются полевыми (канальными) полупроводниковыми устройствами, имеющими металлический затвор (управляющий электрод), изолированный диэлектрическим слоем от полупроводниковой (кремниевой) подложки (рис. 5)

Такое чередование материалов в системе управляющего электрода (металл — диэлектрик — полупроводник) и дает название полевым транзисторам с изолированным затвором. Принцип работы МДП-транзистора

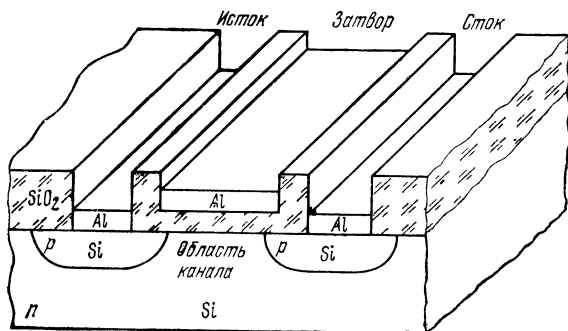


Рис. 5. Топология МДП-транзисторной структуры *p*-типа.

основывается на управлении потоком основных носителей между истоком и стоком в результате изменения ширины канала, находящегося под затвором в подложке и соединяющего исток и сток, при изменении напряжения между затвором и подложкой. В зависимости от того, существует или отсутствует канал при нулевом напряжении затвор — подложка, МДП-структуры могут быть нормально открытыми (со встроенным каналом) или нормально закрытыми (с индуцированным каналом). В МДП-транзисторах с индуцированным каналом (преимущественно используемых МДП ИС) канал возникает при достижении на затворе определенного порогового напряжения, при котором МДП-транзистор начинает открываться.

По типу проводимости в канале (электронная или дырочная) МДП-транзисторы делятся на структуры *n*- и *p*-типа. Тип МДП-транзистора, соответствующий типу проводимости канала, определяется примесью, легирующей

щей области истока и стока, проводимость которых должна быть противоположна проводимости подложки, т. е. p -транзистор изготавливается на n -подложке диффузией p -примеси (бора), тогда как n -транзистор создается диффузией n -примеси (фосфора) в p -подложку.

В нормально закрытых МДП-транзисторах при левом напряжении затвор — исток канал отсутствует и поэтому ток между истоком и стоком при приложении напряжения к ним не протекает. Проводящий канал, соединяющий исток и сток, возникает тогда, когда в результате приложения напряжения определенной величины между затвором и подложкой слой подложки под диэлектриком затвора вследствие инверсии меняет знак проводимости на противоположный, превращаясь в канал, имеющий теперь проводимость того же типа, что и исток со стоком. Напряжение между затвором и подложкой, при котором возникает инверсный канал проводимости, и является пороговым напряжением — одним из важнейших параметров МДП-транзисторной структуры.

Для открывания МДП-транзистора с индуцированным каналом напряжение, прикладываемое к затвору относительно подложки, должно быть больше порогового, а полярность потенциала на затворе должна быть при этом отрицательной для p -транзистора и положительной для n -транзистора. При наличии канала изменение на затворе вызывает изменение ширины канала и, следовательно, его проводимости. В этом и состоит принцип управления МДП-структурой с помощью затвора. Если между истоком и стоком приложено напряжение, то изменение напряжения на затворе будет вызывать изменение тока, протекающего по каналу, соединяющему исток со стоком. МДП-транзисторная структура является в принципе четырехэлектродным прибором, так как имеет два управляющих электрода (затвор и подложку) и два управляемых (исток и сток).

Для превращения МДП-структуры в трехэлектродный прибор один из управляемых электродов (тот, который называется истоком) соединяется с подложкой (хотя в МДП ИС часто случается, что потенциал истока отличается от потенциала подложки). Полярность напряжения на стоке выбирается такой же, как и на затворе, т. е. отрицательной для p -транзисторов и положительной для n -транзисторов.

Характерной специфической особенностью МДП-транзисторов, принципиально отличающей их от биполярных транзисторов, является то, что управление МДП-транзистором напряжением на затворе не сопровождается потреблением тока, так как затвор изолирован от всех электродов. Поскольку входная цепь МДП-транзистора (т. е. цепь затвора, являющегося входным электродом) не потребляет тока, т. е. входной ток отсутствует, поэтому МДП-транзистор не имеет и входной характеристики (определяющей зависимость между входным током и входным напряжением).

Так как затвор изолирован и, следовательно, нет необходимости взаимно изолировать МДП-структуры, оказывается возможным: изготавливать МДП ИС с очень высокой плотностью размещения элементов; значительно упростить технологию изготовления МДП БИС по сравнению с биполярными ИС (для изоляции элементов не требуется применение специальной изолирующей диффузии).

Простота технологии изготовления МДП ИС (требующая всего одной диффузии) и большая плотность размещения элементов обеспечили стремительное развитие МДП ИС: МДП ИС с высокой степенью интеграции были созданы раньше, чем биполярные ИС.

При построении логических МДП ИС одного типа проводимости (одноканальные МДП ИС) в качестве нагрузки вентиля вместо обычных резисторов используются МДП-структуры, выполняющие функцию нелинейных МДП-резисторов (рис. 6). Для снижения уровня логического 0 МДП-резистор должен быть достаточно высокоомным, тогда как ключевые МДП-транзисторы должны быть, наоборот, низкоомными (это достигается специальным выбором топологии соответствующих МДП-структур). С целью повышения уровня логической 1 на затвор МДП-резистора необходимо подавать напряжение, повышающее напряжение питания на значение порогового напряжения МДП-резистора (если на затвор МДП-резистора подавать потенциал питающего напряжения, то уровень логической 1 будет меньше питающего напряжения на значение порогового напряжения МДП-резистора).

Одноканальные МДП ИС (т. е. схемы на основе МДП-структур одного типа проводимости, работающие по принципу статической логики) имеют по сравнению

с биполярными ИС низкое быстродействие при достаточно большой потребляемой мощности, т. е. обладают плохим фактором добротности $R\tau$. Это относится и к статическим n -канальным МДП ИС хотя их быстродействие оказывается выше p -канальных.

В динамических МДП-схемах, имеющих улучшенный фактор добротности, вентили работают без нагрузки (рис. 7). В них вместо нагрузки используется МДП-транзистор, работающий в ключевом режиме, который

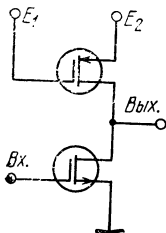


Рис. 6. Статический МДП-каскад.

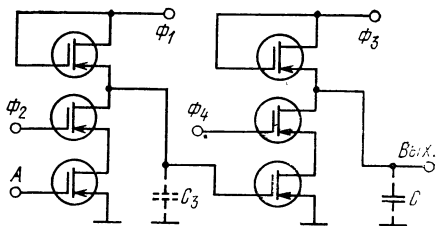


Рис. 7. Схема разряда четырехтактного регистра сдвига.

в определенные моменты времени включается тактируемым импульсом. При этом в зависимости от состояния логической части вентиля (определяемой также импульсно-тактируемыми значениями информации на его входах) осуществляется либо разряд паразитной емкости вентиля через его логическую часть (если ее состояние соответствует логическому 0), либо ее разряд от напряжения питания (если состояние вентиля соответствует логической 1). Логические значения напряжения на емкости вентиля сохраняются только в пределах периода тактируемых импульсов, который не должен быть достаточно большим, иначе произойдет разряд емкости токами утечки (поэтому динамические схемы и не могут работать на низких частотах). Быстродействие динамических МДП ИС оказывается гораздо выше статических благодаря тому, что перезаряд емкости каскада происходит с меньшей постоянной времени, так как емкость перезаряжается всегда через открытые МДП-структуры (в статических же схемах перезаряд паразитной емкости происходит через нагрузочный МДП-резистор, т. е. с большой постоянной времени).

Кратковременное запоминание двоичной информации на период между тактовыми импульсами с помощью межкаскадной емкости, используемое в динамических логических МДП ИС, применяется также и для построения оперативных динамических МДП ЗУ (МДП ОЗУ).

В динамических МДП ОЗУ вместо триггера, являющегося основой запоминающей ячейки статического ОЗУ, используется емкость МПД-структур. Это схемотехнически упрощает динамические МДП ОЗУ по сравнению со статическими: уменьшается число используемых элементов (МДП-структур). Существуют трехтранзисторные и однотранзисторные запоминающие ячейки динамических МДП-ОЗУ.

Для повышения качества МДП ИС были сделаны также технологическо-топологические улучшения, направленные на снижение пороговых напряжений и паразитных емкостей [16, 17]. Уменьшение порогового напряжения позволило уменьшить питающее напряжение, а следовательно, и потребляемую мощность, а уменьшение паразитных емкостей увеличило быстродействие.

Можно указать следующие основные технологическо-топологические способы повышения качества МДП ИС: применение кремниевых пластин с кристаллографической ориентацией [100]; использование нитрида кремния в качестве диэлектрика затвора; изготовление затвора из кремния; применение ионной имплантации в качестве способа легирования.

Первые три способа позволяют снизить пороговое напряжение, а последние два — уменьшить паразитные емкости. При этом использование кремниевых затворов является универсальным способом, так как обеспечивает уменьшение как пороговых напряжений, так и паразитных емкостей. Наиболее широкое применение для изготовления МДП БИС получили в 1970—1975 гг. последние три способа.

Применение для изготовления МДП-структур кремниевых пластин с кристаллографической ориентацией в плоскости [100] вместо [111] снижает пороговое напряжение благодаря тому, что плоскость [100] соответствует меньшей плотности упаковки атомов кремния, а поэтому дает и меньшую плотность поверхностных зарядов, определяемую числом разорванных атомов связей на поверхности кремниевой подложки. Однако этот метод в дальнейшем не получил широкого распространения.

ния, так как при этом образуются паразитные МДП-структуры, у которых по той или иной причине, что и у основных структур, пороговое напряжение оказывается пониженным. Поэтому происходит нежелательное включение паразитных транзисторов, нарушающее работоспособность всей схемы. Для устранения этого требуется дополнительная диффузия, что усложняет технологию и топологию МДП ИС.

Использование нитрида кремния в качестве диэлектрика затвора способствует понижению порогового напряжения благодаря повышенному в два раза по сравнению с окисью кремния значению диэлектрической проницаемости. Однако МДП-структуры с таким затвором имеют ряд недостатков: сложность технологии нанесения пленки нитрида и трудность получения требуемых электрофизических характеристик; большие токи утечки и нестабильность характеристик, для устранения которых необходимо вводить под нитрид подслои окиси кремния, т. е. по существу изготавливать МНОП-структуры с комбинированным диэлектриком затвора нитрид-окисел; увеличение емкости затвора, происходящее в результате увеличения диэлектрической проницаемости нитрида кремния одновременно с уменьшением порогового напряжения. Эти недостатки практически ограничили область применения МДП-структур на основе нитрида в перестраиваемых ЗУ, в которых присущий МНОП-структурам эффект изменяющегося порогового напряжения используется для изменения записанной в ЗУ информации.

Применение в качестве материала затвора вместо алюминия сильно легированного кремния, используемого в обычных МДП ИС, позволяет улучшить качество МДП ИС в результате одновременного снижения порогового напряжения и паразитных емкостей. К преимуществам этого способа создания МДП ИС следует также отнести и повышающую плотность размещения транзисторных структур, что позволяет уменьшить их размеры и упростить технологию изготовления кремниевых затворов.

Пороговое напряжение МДП-структур с кремниевым затвором уменьшается, так как затвор из сильнолегированного кремния обеспечивает, во-первых, уменьшение контактной разности потенциалов, определяемой разностью работ выхода из материала затвора и подложки,

и, во-вторых, снижает плотность поверхностного заряда.

Снижение паразитных емкостей происходит благодаря топологическому самосовмещению электродов (истока, затвора и стока,) свойственному способу создания МДП ИС с кремниевым затвором. Самосовмещение достигается за счет того, что изготовление кремниевого затвора начинается с нанесения поликристаллического кремния в качестве исходного материала затвора и заканчивается его легированием, которое выполняется вместе с легированием истока и стока во время одного и того же диффузионного процесса. Благодаря самосовмещению удастся устранить перекрытие затвором областей истока и стока, которое необходимо при изготовлении обычных МДП-структур с металлическим затвором (из-за определенного топологического несовмещения, возникающего при проведении двух фотолитографических процессов с двумя различными фотошаблонами: для образования окон под исток и сток перед диффузией и для создания определенной топологии затвора после напыления алюминиевой пленки). Устранение перекрытия позволяет уменьшить топологические размеры всех электродов, а следовательно, и их емкости и, кроме того, что весьма важно для повышения быстродействия, уменьшает емкость обратной связи затвор — сток, возникающей в результате перекрытия.

2.3. Комплементарные МДП-структуры

Одним из основных схмотехнологических направлений, особенно перспективных для создания БИС, которые предназначены для работы с предельно малым потреблением мощности в условиях жестких внешних воздействий, является класс ИС на основе K МДП-структуры.

Принцип построения и функционирования логических K МДП-схем легко проиллюстрировать на примере простейшей схемы — одноходового вентиля (инвертора). Инвертор (рис. 8) образуется из последовательно включенных МДП-транзисторов n - и p -типа. Соединенные вместе затворы и стоки вентиля служат соответственно входом и выходом, а истоки подключаются к соответствующим полюсам питающего напряжения (n -транзистора — к минусу, а p -транзистора — к плюсу). Транзистор, исток которого соединен с заземленной шиной

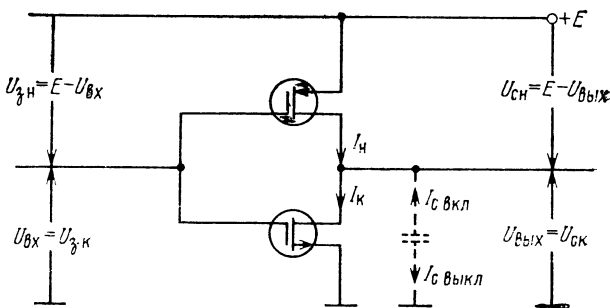


Рис. 8. Инверторный КМДП-каскад.

тания, является ключевым, а транзистор, соединенный истоком с незаземленной шиной, — нагрузочным.

Характерной особенностью построения и функционирования КМДП-инвертора является то, что входное напряжение управляет не только ключевым, но и нагрузочным транзистором (т. е. когда напряжение на входе инвертора, равное напряжению на затворе ключевого транзистора, увеличивается, напряжение на затворе нагрузочного транзистора уменьшается и наоборот). При этом входная цепь инвертора тока не потребляет.

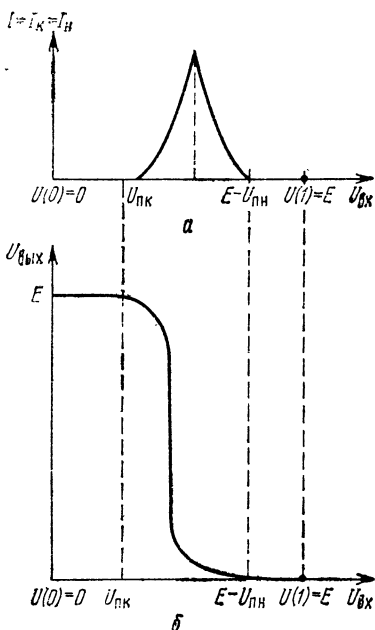


Рис. 9. Передаточные характеристики инверторного КМДП-каскада:

а — по току $I = f(U_{вх})$; б — по напряжению $U_{в.х} = f(U_{вх})$.

Передаточные характеристики КМДП-инвертора (зависимости тока и напряжения на выходе от напряжения на входе) имеют вид, изображенный на рис. 9.

Из приведенного рисунка следует:

1) логические уровни 0 и 1 имеют экстремальные значения $U(0) = 0$, $U(1) = E$, а логический

размах $U_{лр} = U(1) - U(0) = E$, т. е. равен напряжению питания;

2) потенциальные запасы (помехозащищенность) по логическому 0 и логической 1 равны соответственно пороговым напряжениям ключевого и нагрузочного транзисторов, т. е. $U(0) = U_{пк}$, $U(1) = U_{пн}$;

3) В обоих логических состояниях (0 и 1) отсутствует потребление тока, а следовательно, и мощности [2, 18].

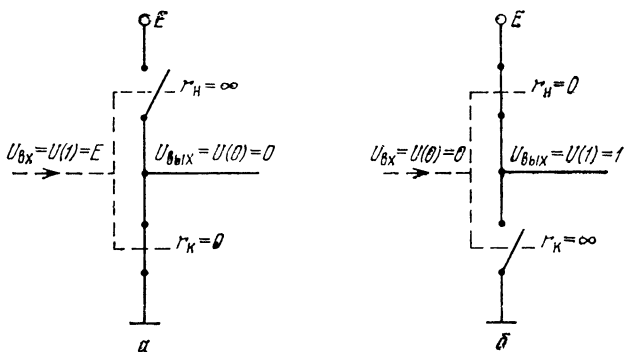


Рис. 10. Эквивалентная схема К МДП-инвертора.

К МДП-инвертор в стационарных состояниях можно эквивалентно представить в виде управляемого входным напряжением ключевого «делителя напряжения» (рис. 10), ключи которого, заменяющие n - и p -транзисторы, находятся в противоположных состояниях: если один включен, то другой выключен, и наоборот. При подаче на вход К МДП-каскада напряжение логической 1 ключевой транзистор включен, а нагрузочный — выключен, а поэтому их сопротивления соответственно равны: $r_k = 0$, $r_n = \infty$, а напряжение логического 0 на выходе $U_{вых} = U(0) = 0$.

Когда входное напряжение соответствует напряжению логического 0, т. е. $U(0) = 0$, то, наоборот, ключевой транзистор закрыт ($r_k = \infty$), а нагрузочный открыт ($r_n = 0$) и выходное напряжение, соответствующее логической 1, равно $U_{вых} = U(1) = E$. При этом общее сопротивление каскада между обоими полюсами питания в любом логическом состоянии $r_k + r_n = \infty$, что соответствует отсутствию потребления тока.

При построении многоходовых КМДП-клапанов каждый вход должен подключаться к соединенным вместе затворам пары n - и p -транзисторов (так же, как и в одноходовом клапане), т. е. число входов клапана должно равняться числу $n - p$ -пар транзисторов. Каждый из транзисторов пары управляется соответствующим входом, как и в одноходовом клапане, инверсно, когда один включен, другой выключен и наоборот. Совокупности ключевых и нагрузочных транзисторов, равные

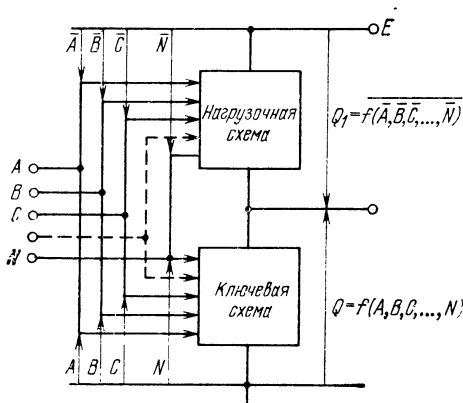


Рис. 11. Общая структура логической КМДП-схемы.

числу входов, образуют соответственно ключевую и нагрузочную части клапана, которые должны быть соединены в общую точку, являющуюся выходом клапана (рис. 11). При этом в любом из 2^M логических M -входовых клапанов должна выполняться инверсность состояний ключевой и нагрузочной частей схемы клапана: когда одна часть включена (т.е. ее сопротивление между соответствующим полюсом напряжения питания и выходом соответствует бесконечности), другая должна быть выключена (т.е. сопротивление ее между другим полюсом питающего напряжения и выходом должно соответствовать нулю) и наоборот [2].

Чтобы определить, как для выполнения этого требования должны быть соединены между собой транзисторы в нагрузочной части N -входового КМДП-клапана, предназначенного для реализации некоторой логической функции $Q = f(A, B, C, \dots, N)$ (которая определяет по-

рядок соединения друг с другом транзисторов ключевой части), необходимо исходить из того, что для схемы нагрузочной части должно выполняться следующее логическое равенство $Q_1 = f(\bar{A}, \bar{B}, \bar{C}, \dots, \bar{N})$.

Функция Q_1 включает в себе требование, чтобы нагрузочная часть при ее входных значениях, инверсных по отношению к соответствующим входным значениям ключевой части, обеспечивала получение инверсного логического значения по сравнению со значением определяемым ключевой частью, т. е. функцией Q .

В соответствии с правилом де Моргана функции Q и Q_1 взаимно преобразуются в результате замены знаков дизъюнкции и конъюнкции. Схемотехнически это означает, что нагрузочная и ключевая части КМДП-вентилей являются взаимно дуальными и поэтому нагрузочная часть легко строится заменой всех параллельных соединений последовательными и наоборот [19]. При этом следует отметить, что, если $Q = Q_1$, нагрузочная часть схемы может быть либо дуальной ключевой, либо просто повторять ее (тогда вентиль схемотехнически будет симметричен относительно выхода).

Пример реализации трехвходового КМДП-вентилей показан на (рис. 12), из которого видно, что параллельному соединению транзисторов ключевой части соответствует дуальное, последовательное соединение транзисторов нагрузочной части.

Как было показано выше, КМДП-вентиль в любом из статических логических состояний (0 или 1) не потребляет тока, а следовательно, и мощности ввиду бесконечно большого сопротивления каскада между двумя полюсами напряжения питания. КМДП-каскад потребляет мощность только при переключении из одного логического состояния в другое. Можно показать [18],

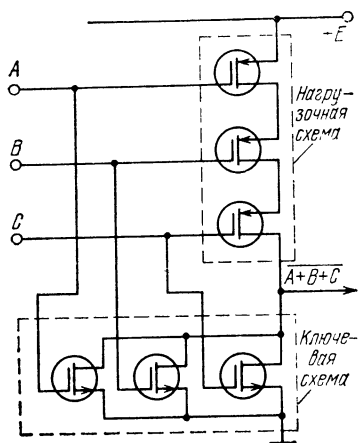


Рис. 12. Трехвходовая КМДП-схема НЕ—ИЛИ.

что при переключении K МДП-каскада прямоугольным скачком напряжения, равным логическому размаху, $\Delta U_{\text{др}} = E$, энергия, потребляемая им за время одного переключения от источника напряжения, оказывается равной $W = E^2 C / 2$, где E — напряжение питания; C — паразитная емкость каскада. Тогда мощность, потребляемая K МДП-каскадом, будет пропорциональна частоте переключений, т. е. $P = E^2 C f / 2$ (при переключении K МДП-каскада реальным непрямоугольным сигналом мощность увеличивается лишь на несколько процентов по сравнению с приведенным значением).

Для снижения потребляемой мощности при данном значении паразитной емкости и частоте K МДП-схемы должны работать при возможно меньшем напряжении питания E . Следует заметить, что специфика схемотехники K МДП-схем делает их работоспособность совершенно не зависящей от изменения питающего напряжения, к стабильности которого поэтому не предъявляется никаких требований. K МДП-схемы могут работать даже при напряжении $E = U_{\text{пк}} + U_{\text{пн}}$, т. е. меньшем суммы пороговых напряжений ключевых и нагрузочных транзисторов, тогда как для статических МДП-схем требуется напряжение большее, чем в пять раз превышающее пороговое. Быстродействие K МДП-схем более высокое, чем статических, поскольку определяющий время переключения перезаряд емкости K МДП-каскада всегда происходит через открытый транзистор, т. е. намного большим током (определяющим скорость переразряда), чем ток МДП-каскада, который переключается через нагрузочный МДП-резистор.

Для создания K МДП ИС ключевая и нагрузочные части должны располагаться на двух изолированных друг от друга областях кремния с различной проводимостью: в p -области создаются МДП-структуры n -типа, а в n -области — p -типа. По методу изоляции областей различают три способа технологии изготовления K МДП ИС: с диффузионным «карманом»; с эпитаксиальным «карманом»; с воздушно-диэлектрической изоляцией, создаваемой методом КНС (кремний на сапфире).

Способ с диффузионным «карманом» заключается в создании p -области в виде «кармана» диффузией в n -подложку. Этот карман изолирован от n -подложки p — n -переходом. В этом способе p -область, созданная эпитаксией, также изолируется от n -подложки p — n -

переходом. Совсем по-другому создается изоляция в методе КНС. После выращивания гетероэпитаксиальной пленки кремния на сапфире (диэлектрик, имеющий определенную кристаллографическую решетку, которая позволяет выращивать пленку кремния с требуемой кристаллографической структурой) методом фотолитографии из кремниевой пленки создаются изолированные друг от друга «островки», которые превращаются в p - и n -области для создания в них затем МДП-транзисторных структур соответственно n - и p -типа.

Очевидно, что технология изготовления K -МДП ИС значительно сложнее технологии обычных одноканальных МДП ИС. Так, технология с диффузионным «карманом» требует использовать три диффузионных процесса (один для создания p -кармана и два для изготовления МДП-структур n - и p -типа), тогда как одноканальные МДП ИС изготавливаются с помощью всего лишь одного диффузионного процесса. Довольно сложен способ с эпитаксиальным «карманом» и метод КНС. Однако, несмотря на свою технологическую сложность, метод КНС позволяет получать K МДП ИС с наивысшим быстродействием, т. е. отличается достижением минимальных паразитных емкостей.

Рассмотренные выше преимущества класса K МДП ИС продемонстрированы в уже выпускаемых изделиях цифровой микроэлектроники, в частности в микропроцессоре COSMAC (фирмы RCA) и ОЗУ со структурой типа кремний на сапфире [15].

2.4. ТТЛ ИС с диодами Шоттки

Разновидность ТТЛ-схемотехники с применением диодов Шоттки позволяет улучшить характеристики обычных ТТЛ-схем без диодов Шоттки, в частности повысить быстродействие. Это достигается в результате того, что диод Шоттки, представляющий собой переход металл — полупроводник, не обладает свойствами инжекции и накопления неосновных носителей, присущими обычным p — n -переходам [20—22].

Если диод Шоттки шунтирует коллекторный переход транзистора, то такой транзистор называется транзистором Шоттки. В нем снижается степень насыщения транзистора за счет шунтирования его коллекторного перехода диодом Шоттки, имеющим примерно в два ра-

за меньшее напряжение включения, чем обычный $p-n$ -переход. Диод Шоттки представляет собой контакт металла с высокоомным кремнием n -типа, которым является коллекторная область $n-p-n$ -транзистора. На границе металла с полупроводником образуется барьер Шоттки, благодаря чему контакт металл — полупроводник работает как диод.

Топологически транзистор Шоттки реализуется как обычная интегральная $n-p-n$ -структура, в которой контакт к базе удлиннен до области коллектора. Диод Шоттки образуется в результате соприкосновения металлического контакта с n -областью коллектора. При этом площадь транзистора Шоттки оказывается не намного больше площади, занимаемой обычным биполярным транзистором.

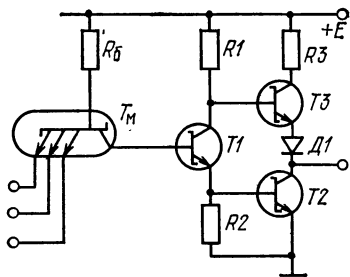


Рис. 13. ТТЛ-каскад на основе транзисторных структур типа Шоттки.

Транзистор Шоттки ведет себя как $n-p-n$ -транзистор с большим прямым и малым инверсным коэффициентом усиления.

Напряжение на коллекторном переходе насыщенного транзистора Шоттки меньше, чем напряжение запирающего его коллекторного перехода. Поэтому заряд, инжектируемый коллекторным переходом, очень невелик и при переключении транзистора Шоттки рассасывания не происходит. Благодаря этому отпадает необходимость легирования золотом в процессе изготовления ТТЛ ИС с диодами Шоттки (ТТЛШ). При изготовлении обычных ТТЛ ИС эта операция необходима с целью уменьшения времени жизни неосновных носителей (электронов в области базы).

Для получения переходов Шоттки типа металл — полупроводник в технологический процесс изготовления ТТЛШ приходится вводить дополнительные операции, связанные со спецификой изготовления выпрямляющих контактов металл — полупроводник, в частности специальную очистку поверхности кремния, напыление и сплавление платины под контакт с алюминием (коммутационная разводка), либо использовать напыление

молибдена. Однако при этом, как отмечалось выше, отпадает необходимость легирования золотом.

ТТЛ-каскад с транзисторами Шоттки представлен на рис. 13. В нем транзисторы, включая многоэмиттерный транзистор, выполнены как транзисторы Шоттки. Благодаря этому исключается задержка, связанная с рассасыванием зарядов, накапливаемых в обычных транзисторах, что повышает быстродействие ТТЛШ-схем.

Существуют более сложные разновидности ТТЛШ-схем, обладающие повышенной помехоустойчивостью при высоком быстродействии, что достигается увеличением потребляемой мощности, связанным с возрастанием числа элементов.

2.5. Инжекционные логические интегральные схемы

Инжекционные логические ИС (ИИЛ-схемы), являющиеся биполярными, были изобретены в 1972 г. [23, 24]. Со схемотехнической точки зрения эти схемы, по существу, являются возрождением и дальнейшим развитием на современной основе принципов построения логических схем с непосредственной связью — одних из самых первых типов логических схем на транзисторах, нашедших применение еще в середине 50-х годов.

Как известно, вентиль логических схем с непосредственными связями состоит из транзисторов, соединенных вместе коллекторами и подключенных к общему нагрузочному резистору. Число таких транзисторов равняется числу входов вентиля. При этом выход вентиля непосредственно (т. е. без переходных элементов) соединяется с одним или несколькими входами (базами) других вентилях.

Схемотехника логических схем с непосредственными связями очень проста и основывается на принципе построения обычного транзистора, работающего в ключевом режиме, который является эквивалентным одноходовому вентилю (инвертору).

При соединении выхода предыдущего (управляющего) вентиля со входами последующих (управляемых) нагрузочный (коллекторный) резистор управляющего вентиля по существу становится общим резистором логического узла, образованного в результате соединения управляющего и управляемых вентилях. Этот нагрузочный резистор определяет уровень логического 0, когда

включен хотя бы один из транзисторов управляющего вентиля и по резистору протекает коллекторный ток. Он же определяет и уровень логической 1, когда выключены все транзисторы управляющего вентиля и по резистору протекают базовые токи включенных транзисторов управляемого узла. Таким образом, работа схем с непосредственными связями, т. е. передача логической информации от вентиля к вентилю, основывается на перекоммутации токов в логическом узле между коллекторными и базовыми цепями с помощью общего резистора, а сам резистор в равной мере можно считать принадлежащим как коллекторной, так и базовой цепи.

Величина сопротивления определяется потребляемой мощностью и быстродействием схем с непосредственными связями: чем выше сопротивление, тем меньше потребляемая мощность, но зато и ниже быстродействие (больше времени переключения вентиля.) Увеличением номинала резистора в схеме с непосредственными связями легко может быть осуществлен микромощный режим, и при этом, несмотря на невысокое быстродействие, схемы могут все же иметь весьма хороший фактор добротности $R\tau$.

Основные положения, на которых базируется построение схем с непосредственными связями, остаются в силе и при построении ИИЛ-схем, выполненных на современном уровне с использованием всех последних технологических достижений интегральной техники.

Чтобы изготовить конкурентоспособные БИС с высокой добротностью и большой плотностью упаковки на основе ИИЛ-схем, необходимо было решить одну главную задачу — создать топологию логических вентилях ИИЛ-схем, имеющих минимальные размеры. В результате успешного решения этой задачи были созданы ИИЛ БИС с указанными свойствами. Они уже используются в электронных наручных часах, а в 1975 г. появились и первые ИИЛ-микروпроцессоры [21], например микропроцессор SBP-0400.

Основным элементом вентиля является $n-p-n$ -транзистор, который может иметь несколько коллекторов (многоколлекторный транзистор). В качестве нагрузки, принадлежащей базовой цепи ключевого транзистора, используется $p-n-p$ -транзистор, коллектор которого подключен к базе $n-p-n$ -транзистора, а эмиттер — к плюсу источника питания. Его база соединена

с заземленной минусовой шиной питания (что обеспечивает его открытое состояние). Построение логических схем из таких вентилях происходит в результате присоединения к выходу (коллектору без нагрузки) одного вентиля входа (базы со своим нагрузочным $p-n-p$ -транзистором) другого вентиля.

При напряжении питания порядка 5 В уровни логического 0 и 1 оказываются соответственно равными $U(1)=0,75$ В, $U(0)=0,056$, а логический размах $U_{лр} = U(1) - U(0) = 0,70$ В.

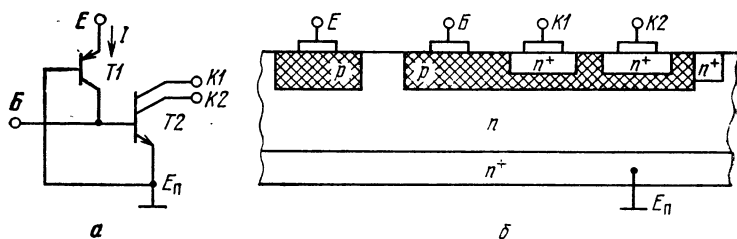


Рис. 14. Электрическая схема (а) и поперечная топология (б) ИИЛ-вентилля.

Низкие логические уровни являются результатом высокоомности нагрузки, реализуемой $p-n-p$ -транзистором, которая обеспечивает мощности порядка 20 мкВт/вентиль (это соответствует рабочим токам микроамперного уровня). При этом быстродействие ИИЛ-схем оказывается не хуже 50 мкс, что обеспечивает $P\tau=1$ пДж (в 100 раз лучше, чем у ТТЛ ИС). Считается, что добротность ИИЛ-схем в ближайшие годы сможет достичь теоретического предела, равного 0,001 пДж. ИИЛ-вентиль (рис. 14) топологически реализуется следующим образом: $p-n-p$ -транзистор (эмиттер которого называется инжектором) представляет собой продольную (горизонтальную) структуру, а $n-p-n$ -транзистор — поперечную (вертикальную) структуру. При этом n -база $p-n-p$ -транзистора является одновременно эмиттером $n-p-n$ -транзистора, тогда как его p -база служит также и коллектором $p-n-p$ -транзистора. В пределах p -базы $n-p-n$ -транзистора находится одна или несколько сильнолегированных n^+ -областей, каждая из которых является коллектором $n-p-n$ -транзистора. На общую n^+ -область, которая

находится под n -областью эмиттеров $p-n-p$ -транзисторов, подается отрицательный потенциал и она поэтому является областью заземления.

Слияние продольной ($p-n-p$) и поперечной ($n-p-n$) структур в одну интегральную продольно-поперечную структуру обеспечивает резкое уменьшение размеров ИИЛ-вентилей, который занимает примерно такую же площадь, как одна биполярная транзисторная структура. Поэтому, а также потому, что в ИИЛ-схемах не требуется выполнять металлизированные шины заземления на поверхности кристалла, ИИЛ-схемы обес-

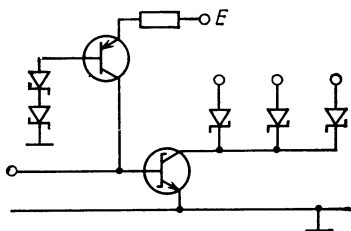


Рис. 15. КПТЛ-вентиль с диодами Шоттки.

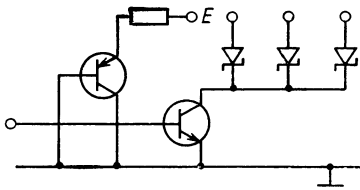


Рис. 16. ИИЛ-вентиль с диодами Шоттки.

печивают огромную плотность размещения элементов — до 200 вентилях/мм². Их плотность в два раза выше плотности МДП ИС, отличающихся очень высокой плотностью, и в 100 раз выше, чем ТТЛ ИС.

В настоящее время продолжается интенсивное совершенствование техники ИИЛ-схем с целью достижения еще более высокого фактора добротности. Появляются новые разновидности ИИЛ-схем — схемы комплементарной логики с постоянным током (КПТЛ-схемы), схемы с перехватом тока (рис. 15).

В КПТЛ-схемах так же, как и в ИИЛ-схемах, $p-n-p$ -транзистор служит инжектором (генератором тока), а $n-p-n$ -транзистор — ключевым элементом, но его переход коллектор—база шунтируется диодом Шоттки, и сборка из диодов Шоттки является выходом КПТЛ-схемы. Применение диодов Шоттки повышает быстродействие КПТЛ-схем по сравнению с ИИЛ-схемами благодаря снижению логического перепада с 750 мВ в несколько раз. В результате этого время переключения КПТЛ-вентилей снижается до нескольких наносекунд. В ИИЛ-схемах применение диодов Шоттки

(рис. 16) также повышает быстродействие и, кроме того, замена $p-n-p$ -инжектора на $p-n-t$ -транзистор (транзистор с «металлическим» коллектором, в котором коллекторный переход полупроводник—металл является барьером Шоттки) позволяет дополнительно улучшить характеристики ИИЛ-схем. В ИИЛ-схемах с перехватом тока обеспечивается увеличение числа входов вентиля в результате управления (перехвата) током $p-n-p$ -инжектора.

3. Вопросы автоматизации проектирования и изготовления БИС

3.1. Этапы создания БИС и автоматизация контроля

Процесс создания современных изделий цифровой микроэлектроники имеет ряд специфических особенностей. К этим особенностям определяемым, в первую очередь, схемотехнологической сложностью монолитных полупроводниковых блоков, относятся:

- неразрывная связь проектирования с изготовлением;
- объективная необходимость проведения нескольких циклов проектирование—изготовление для последовательного исключения ошибок на разных стадиях цикла;
- экономическая необходимость автоматизации отдельных этапов проектирования и изготовления (например, топологическое проектирование, контроль функционирования);
- необходимость высокоточного оборудования для реализации результатов топологического проектирования (изготовление фотошаблонов) и сборки изделий.

Процесс создания новой цифровой ИС (рис. 17) можно разделить на два самостоятельных этапа: *I*—проектирование (разработка)—этап документального синтеза; *II*—реализация (изготовление)—этап материального синтеза. Но создание новой ИС, как правило, не ограничивается только двухэтапным циклом, а носит

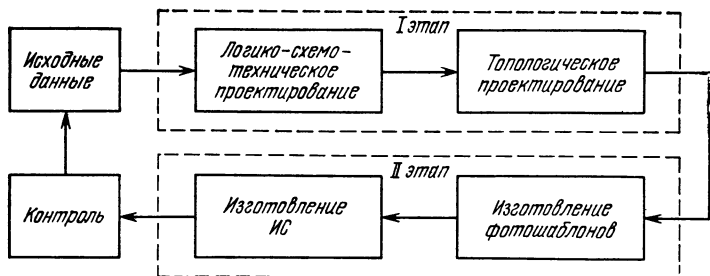


Рис. 17. Последовательность проектирования и изготовления ИС.

в известной мере итеративный характер. Чтобы максимально приблизить параметры, определенные в результате контроля новой ИС, к заданным значениям, задачу создания новой цифровой ИС зачастую приходится решать методом последовательных приближений.

Каждый этап создания ИС делится, в свою очередь, на два подэтапа: проектирование — на логико-схемотехническое и топологическое, а реализация — на изготовление комплекта фотошаблонов и получение с их помощью самой ИС. 1-й этап заканчивается получением топологического изображения спроектированной ИС в виде следующих конструкторских документов: комплекта послойных топологических чертежей и их математического описания (соответствующие таблицы координат). Кроме того, в результате проведения логико-схемотехнического проектирования определяется электрическая схема ИС (логическая и принципиальная). Топологическое проектирование начинается с изготовления по известной топологии комплекта фотошаблонов — инструментов, с помощью которых проектированная ИС реализуется в процессе планарной технологии. Топологическое проектирование и изготовление фотошаблонов является двумя фазами создания фотошаблонов, так как топологическое проектирование по существу является и разработкой фотошаблонов. Сначала изготавливается промежуточный фотооригинал, затем создается на его основе методом мультимпликации эмульсионный эталон и, наконец, с него с помощью методов фотолитографии получают рабочие копии фотошаблонов.

В настоящее время удается осуществлять все более широкую автоматизацию всех этапов создания ИС [25, 26]. Уже созданы АСУТП, автоматизирующие планарные процессы, широко применяется автоматизация с использованием средств цифровой вычислительной техники в процессе изготовления фотошаблонов (например, в фотонаборных машинах), служащих для получения промежуточных фотооригиналов, а также в фотоштампах, изготавливающих эмульсионные эталоны. Происходит интенсивное проникновение вычислительной техники и в топологическое проектирование — самый трудоемкий подэтап проектирования ИС, который все более превращается в машинное проектирование. Пожалуй, меньше всего автоматизировано логико-схемотехническое проектирование, которое до сих пор остается областью почти полностью интеллектуального проектирования самим человеком (разработчиком).

Одной из сложнейших задач, стоящих перед разработчиками и изготовителями БИС ЗУ, микропроцессоров и других изделий современной цифровой микроэлектроники, является обеспечение достоверного контроля правильности проектирования и качества изготовления изделий. Недостатки методов контроля на промежуточных этапах создания БИС, трудоемкость контроля, связанная со сложностью функций монолитных полупроводниковых блоков, приводят к тому, что наиболее полный контроль реально осуществлять можно только на конечном этапе, причем с обязательным применением ЭВМ в качестве генератора программ контроля и управляющего звена в измерительно-контрольном комплексе.

Основными характеристиками автоматизированных систем контроля цифровых микроэлектронных схем с высокой степенью интеграции являются:

— производительность при заданной степени интеграции;

- максимально допустимое число выводов контролируемого блока;
- максимальное число разрядов кодовой комбинации, выдаваемое за один цикл управления;
- возможность контроля БИС с различными схемотехническими решениями;
- возможность работы в режиме разделения времени, когда несколько контрольных постов работает под управлением одной ЭВМ;
- состав и универсальность математического обеспечения, в том числе наличие языка пользователей, ориентированного на контрольные операции.

Универсальность автоматизированной системы контроля зависит от того, обладает ли она всеми перечисленными характеристиками и количественными значениями этих характеристик.

Особо следует отметить проблему контроля полупроводниковых монолитных ЗУ, емкость которых постоянно растет и осуществление полного контроля становится все более затруднительным. Это связано, прежде всего, с тем, что для применяемых ранее n^2 -тестов время полной проверки становится практически неприемлемым. Цель n^2 -тестов, например типа Galpat («галонирующее распределение») заключается в том, чтобы определить, что происходит с содержимым ячейки, когда быстро меняется содержимое всех других адресов всеми возможными способами. Изготовители ЗУ ищут способы более быстрой проверки изделий, однако этого можно достичь только за счет снижения содержательности тестов. Например, начинают применяться тесты с «маршевым распределением» (требуется $2n$ шагов вместо n^2), когда все ячейки загру-

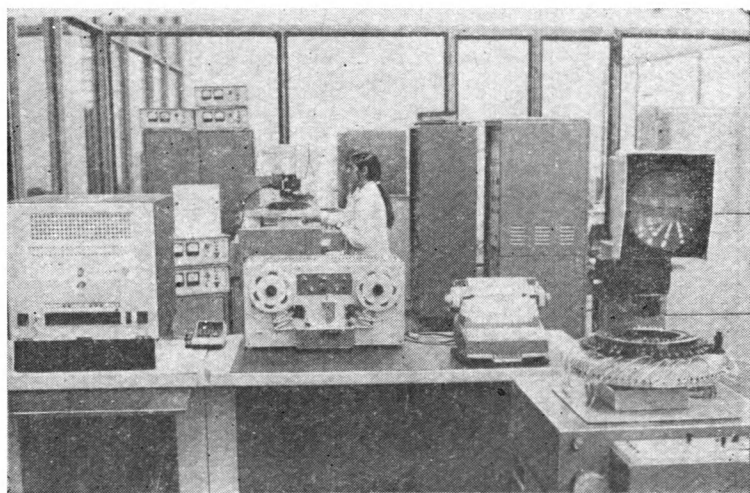


Рис. 18. Многопостовая система контроля МДП БИС (СССР).

жаются единицами, а затем последовательно заменяются нулями [27].

Основные принципы построения автоматизированных систем контроля БИС, а также примеры отечественных и зарубежных систем различной степени универсальности рассмотрены в [26]. На рис. 18 в качестве иллюстрации приведен внешний вид отечественной многопостовой системы контроля МДП БИС.

3.2. Системы автоматизированного машинного проектирования

Существует несколько методов автоматизации топологического проектирования с помощью ЭВМ.

Все существующие в настоящее время методы машинного топологического проектирования не являются, конечно, чисто машинными, так как предполагают участие разработчика (относятся к категории систем человек — машина). По степени внедрения вычислительной техники в процесс топологического синтеза все системы машинного проектирования можно разделить на интерактивные и активные. В интерактивных системах собственно проектирование производится разработчиком (т. е., по существу, является не машинным, а интеллектуальным). Процесс происходит при непосредственном взаимодействии разработчика с дисплеем, связанным с ЭВМ, и выполняется с помощью светового пера. Интерактивные системы топологического проектирования, хотя и не обеспечивают автоматизации собственно проектирования (поскольку дисплей и световое перо применяются лишь в качестве электронно-графических заменителей чертежного стола, линейки и карандаша со сти-

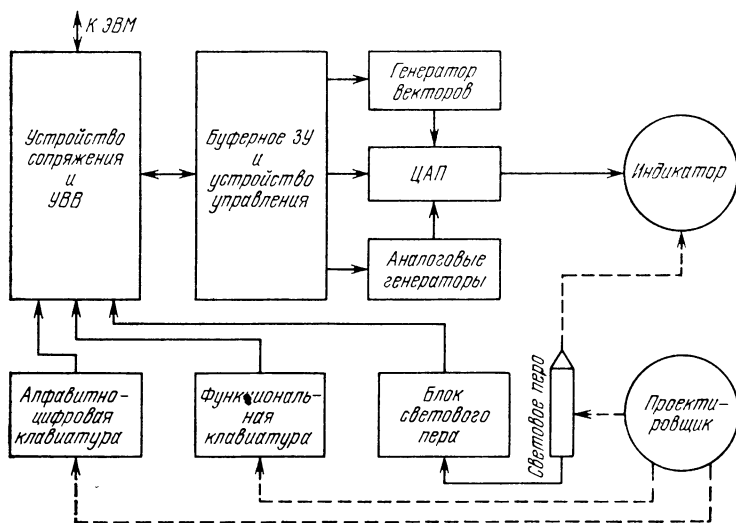


Рис. 19. Структурная схема подсистемы Проектировщик — ЭВМ.

ральной резинкой), но тем не менее позволяют весьма существенно повысить производительность труда разработчика и обеспечивают при этом большую гибкость и оперативность проектирования.

При интерактивном проектировании топологии диалог человек — машина осуществляется с помощью дисплея, который выполняет оперативный ввод в ЭВМ и вывод из нее информации, отображаемой на электронно-лучевом индикаторе дисплея в графической форме. Структурная схема дисплея изображена на рис. 19.

Информация из ЭВМ поступает в дисплей по каналу обмена через устройство сопряжения и запоминается в буферном ЗУ, из которого накопленная информация выбирается с помощью устройства управления. Далее, информация преобразуется в графическую форму генератором вектора, с которого через цифро-аналоговый преобразователь (ЦАП) графическая информация поступает на экран индикатора. Здесь она воспроизводится в виде топологического изображения, повторяемого с достаточной для исключения его мерцания частотой регенерации. Алфавитно-цифровая и функциональная клавиатура позволяет производить редактирование топологического изображения, тогда как оперативный обмен разработчика с ЭВМ происходит с помощью светового пера.

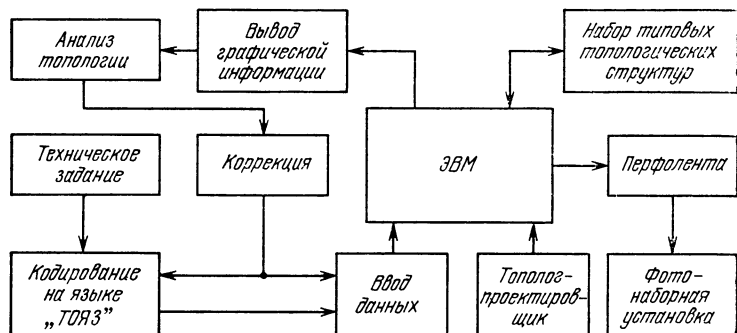


Рис. 20. Схема машинного проектирования топологии МДП БИС.

Например, в дисплее типа 2250 фирмы IBM (который вместе с ЭВМ IBM 360/50 входит в систему топологического проектирования CADIC) экран электронно-лучевого индикатора состоит из пяти областей: рабочая область, занимаемая топологическим изображением; область информации, приходящей из ЭВМ; область команд, которые проектировщик выбирает с помощью светового пера; область параметров (в частности, масштаба изображения); область вывоза числовой информации, запрашиваемой разработчиком.

Ввод команд в ЭВМ производится топологом-проектировщиком с помощью светового пера и кнопочной панели. Нажатием соответствующих кнопок можно выбрать либо режим размещения элементов на кристалле, либо режим образования соединений между ними, давать команду на получение копии с помощью графопостроителя, на выдачу результатов проектирования, например в ви-

де печати координат угловых точек и т. д. В режиме размещения с помощью светового пера производится перемещение и поворот топологических элементов, их слияние или удаление.

Дисплей, построенный с использованием ЭВМ М-6000, за период регенерации (т. е. за 0,02 с при скорости построения изображения 2 мм/мин) позволяет воспроизводить изображение топологии, сложность которой соответствует 2000—2500 координатным точкам. При этом ЭВМ М-6000 может одновременно обслуживать четыре дисплея.

В активных системах машинного проектирования средства вычислительной техники активно участвуют уже непосредственно

в самом процессе проектирования (рис. 20). В настоящее время наибольшее распространение получил способ машинного топологического проектирования цифровых БИС на основе типовых логических элементов. При этом подлежащая топологическому проектированию БИС задается в виде функциональной структурной схемы, представленной в виде логических вентилях, топология которых уже заранее известна, т. е. является типовой. Проектирование начинается с описания схемы, т. е. ее кодировки на определенном машинном языке (рис. 19), в процессе которой в ЭВМ вводится информация о структуре БИС, представляющей собой систему межсоединений логических элементов (граф схемы). После этого производится подробная расшифровка принципиальной схемы каждого логического вентиля и его топологии. Далее соответствующей программой ЭВМ осуществляются размещение логических вентилях и трассировку соединений между ними. После этого с помощью графопостроителя (координатографа) или на фотонаборной машине выполняется топологическое изображение спроектированной схемы. После возможных изменений, вносимых разработчиком, топологическая схема подвергается контролю.

Автоматизация контроля и анализа спроектированной топологии является также весьма важным звеном процесса проектирования, позволяющим осуществлять оперативную проверку его качества. Топологический контроль включает в себя следующие проверки: правильность учета топологических ограничений (допу-

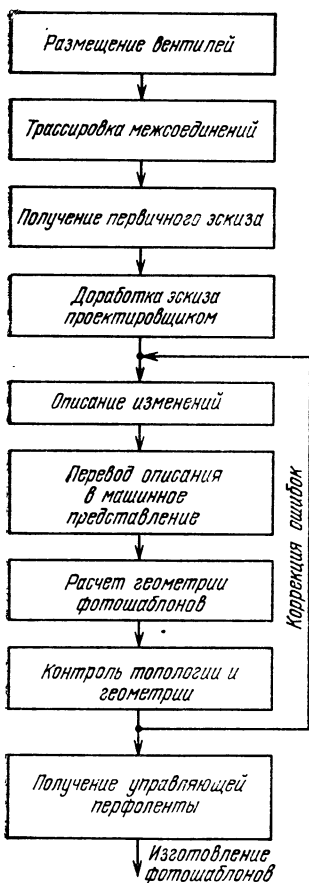


Рис. 21. Последовательность машинного проектирования ИС.

Сравнительные характеристики	Система машинного проектирования	
	СИМПРО-71	СИМПРО-73
	М-220, УМ1-НХ	БЭСМ-6, «Электроника К-200»
Цикл разработки БИС, мес.	4—5	2
Число элементов на кристалле	2000	10 000
Пропускная способность, типов БИС/год	6—8	120—150
Средства обмена информацией с разработчиком	АЦПУ, перфолента, перфокарты	АЦПУ, графопостроитель, телетайпы, дисплей
Вид выпускаемой документации	Таблицы	Таблицы и графики
Общий объем программ, тыс. команд	40	Около 200
Общий объем хранимой информации, млн. слов	1—2	300
Ориентировочная стоимость разработки одной БИС, тыс. руб.	50	15

стимых минимальных размеров топологических фигур, зазоров, перекрытий и т. д.); соответствие спроектированной топологии исходной принципиальной схеме; учет влияния паразитных элементов на качество электрических параметров и характеристик схем.



Рис. 22. Автоматизированная система машинного проектирования — изготовления фотошаблонов с непосредственной связью между проектирующей ЭВМ и ЭВМ управляющей фотонаборными установками.

В качестве примера систем машинного проектирования топологии БИС можно привести отечественные системы СИМПРО-71 и СИМПРО-73 (табл. 4), а также автоматизированную систему разработки и изготовления фотошаблонов БИС, на основе комплекса программ РИФМА (рис. 21), реализующуюся с помощью ЭВМ БЭСМ-6 [28]. Последняя система используется для разработки шаблонов МДП БИС сложностью до 10 000 элементов, причем время полного цикла проектирования (от трансляции исходного описания до получения перфолент) составляет 12 ч. В настоящее время в СССР уже созданы интегрированные автоматизированные системы машинного проектирования — изготовления фотошаблонов с непосредственной связью (без перфоленты) между проектирующей ЭВМ (БЭСМ-6) (рис. 22) и ЭВМ, управляющей фотонаборными установками («Электроника К-200»).

3.3. Техника изготовления фотошаблонов

Изготовление фотошаблонов производится на основе спроектированной топологии ИС в следующей последовательности: изготовление промежуточного фотооригинала (имеющего обычно масштаб 10 : 1 по отношению к реальным топологическим размерам ИС); создание эталонного фотошаблона с помощью фотоштампа (методом мультипликации на основе промежуточного фотооригинала); изготовление рабочих фотошаблонов (являющихся копиями, изготовленными с эталонов методами фотолитографии).

Промежуточные фотооригиналы можно создавать двумя способами: пересъемом с помощью уменьшающих редуционных фотокамер первичного фотооригинала (содержащего увеличенное в 200—300 раз топологическое изображение ИС); непосредственным изготовлением с помощью программно-управляющего генератора изображения (например, фотонаборной установки).

При изготовлении промежуточных фотооригиналов по первому способу, для создания первичных фотооригиналов требуется специальное оборудование — координатограф, которым осуществляется «вырезка» увеличенного изображения топологических ИС. Координатографы могут быть ручные, полуавтоматические и программно-управляемые. Примерами отечественных координатографов являются ЭМ-701 (ручной), ЭМ-706 (полуавтоматический) и ЭМ-703 (программно-управляемый). Координатограф ЭМ-703 имеет полную автоматизацию управления, высокую производительность (скорость реза 5,5 м/мин) при высокой точности, большие размеры рабочего поля (1200×1200 мм). Линейно-круговой интерполятор позволяет вырезать не только прямоугольные, но и круговые контуры.

Изготовленный на координатографе первичный фотооригинал поступает для отъема на редуционную фотокамеру, которая осуществляет его прецизионное фотографирование и получение промежуточного фотооригинала. Изготовление промежуточных фотооригиналов с помощью координатографов и редуционных камер является длительным и трудоемким процессом и требует высокопрецизионного и сложного оборудования.

Этот способ оказывается особенно сложным и малопроизводительным, а потому и практически непригодным при изготовлении фотошаблонов для БИС. Чтобы ускорить и упростить создание фотошаблонов для БИС, более рационально изготавливать промежу-

точные фотооригиналы их топологии по второму способу, т. е. при помощи генераторов изображения, в качестве которых наибольшее распространение получили фотонаборные установки. В этих установках топологическое изображение БИС набирается из отдельных геометрических элементов прямоугольной формы, размеры и разворот которых могут изменяться.

Прямоугольные элементы топологического изображения БИС поочередно впечатываются с высокой точностью в фотопластинку, на которой таким образом непосредственно создается промежуточный фотооригинал. Производительность фотонаборного способа изготовления промежуточных фотооригиналов оказывается поэтому выше, чем способа с последовательным использованием координатографа и редуccionной фотокамеры.

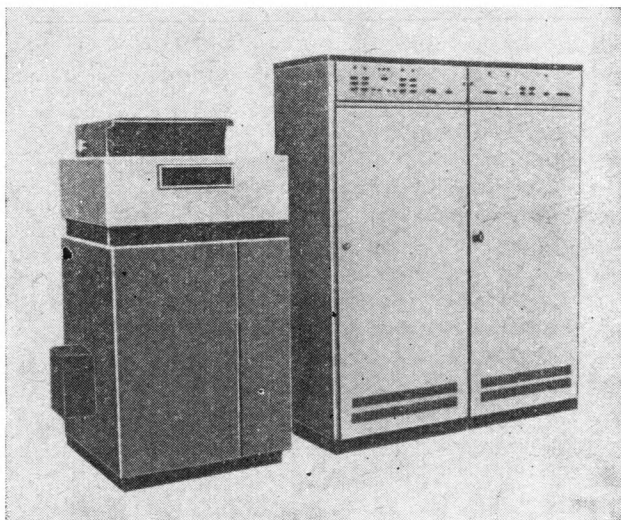


Рис. 23. Фотонаборная установка ЭМ-519Б.

В СССР разработано и изготавливается несколько типов фотонаборных установок. Наиболее распространенной является установка ЭМ-519Б, которая управляется перфолентой с записанной на ней топологической информацией и благодаря оригинальной конструкции фотонаборного блока обеспечивает высокую точность и надежность при высокой производительности [29]. Фотонаборная установка ЭМ-519Б предназначена для изготовления не фотоземulsionных, а металлизированных оригиналов, т. е. в ней экспонируются не светочувствительные эмульсионные слои фотопластинок, а покрытые фоторезистом маскирующие слои заготовки промежуточных оригиналов, которые изготавливаются фотолитографией по маскирующему слою (рис. 23).

В последнее время получили применение фотонаборные установки ЭМ-549, в которых используется координатный стол на воздушной подушке, и ЭМ-539, предназначенная для изготовления особо точных и сложных фотошаблонов БИС (в частности, полупроводниковых ЗУ), автоматическая работа которой задается с помощью ЦВМ «Электроника-100».

Для изготовления фотошаблонов по промежуточным фотооригиналам используются фотоповторители (фотоштампы), которые методом мультипликации размножают выполненные в масштабе 1:1 топологические изображения соответствующих слоев ИС, т. е. создают эталонные фотошаблоны. Проектор фотоповторителя производит уменьшение масштаба топологического изображения, находящегося на промежуточном фотошаблоне и его экспонирование на фотопластинку, находящуюся на координатном столе фотоповторителя.

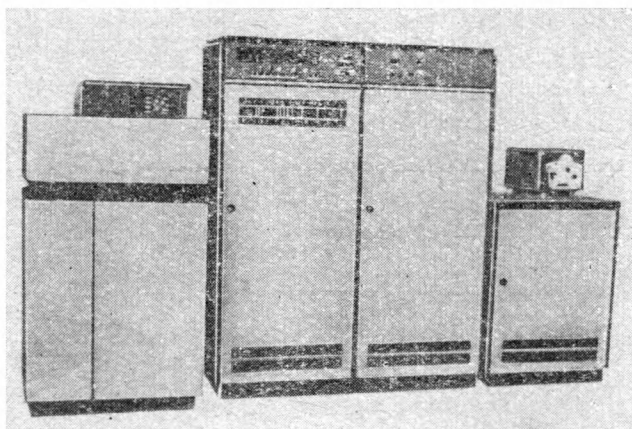


Рис. 24. Фотоповторитель ЭМ-522А.

Мультипликация, т. е. размножение изображения на эталонном фотошаблоне происходит в результате последовательного многократного перемещения фотопластинки на шаг мультипликации в пределах всего рабочего поля будущего фотошаблона. Для уменьшения погрешностей шага мультипликации и повышения совмещаемости комплекта фотошаблонов применяются многопозиционные фотоповторители, в которых производится одновременное мультиплицирование всего комплекта фотошаблонов, необходимого для изготовления спроектированной ИС.

Из отечественных однопозиционных фотоповторителей, предназначенных для изготовления фотошаблонов БИС, можно назвать установки ЭМ-522А и ЭМ-552 (рис. 24), которые входят в комплекты оптикомеханического оборудования для совместной работы соответственно с фотонаборными машинами ЭМ-519Б и ЭМ-549. Для изготовления БИС также предназначена и шестипозиционный высокоточный фотоповторитель ЭМ-525.

4. Архитектурные и структурные решения

4.1. Микропроцессоры

Микропроцессор в микро-ЭВМ обрабатывает информацию и управляет процессами обработки и обмена с другими устройствами микро-ЭВМ (ЗУ, устройство ввода — вывода) и внешними устройствами. Поэтому архитектура микро-ЭВМ в значительной степени определяется архитектурными и структурными решениями, принятыми для микропроцессора.

В настоящее время еще не сформулировано точное определение терминов «архитектура» и «структура», однако можно отметить частичное пересечение значений этих терминов в различных литературных источниках. Поэтому следует оговорить содержание, которое вкладывается в них при дальнейшем изложении материала. Возникший в самом начале 70-х годов [30] термин «архитектура» вначале базировался на концепции стандартных функционально-конструктивных модулей и унификации их сопряжения (интерфейс), а в микро-ЭВМ относится прежде всего к проектированию комплектов БИС.

В то же время построение системы связей между БИС базируется на организации обмена и переработки информации между устройствами ЭВМ и соответственно определяется принципами управления указанными процессами. Так что термин «архитектура» связывается также с организацией внутреннего (аппаратного) математического обеспечения, т. е. с такими категориями, как система команд, микропрограммирование, шинная организация обмена. Здесь происходит соприкосновение с традиционными для вычислительной техники понятиями структурной схемы ЭВМ.

Под структурой ЭВМ будем в дальнейшем понимать более детализированную функциональную схему микро-ЭВМ и микропроцессора, представленную регистрами, группами регистров, блоками микропрограммных ЗУ, сумматоров и связей между этими структурными элементами.

Все многообразие архитектурных и структурных решений, появившихся в течение последних пяти лет бурного развития микропроцессоров, определяется рядом факторов, из которых важнейшими являются сле-

дующие: достижимая степень интеграции для различных схемотехнических направлений; диапазоны характеристик электрических схем микропроцессоров и ЗУ: ограничения конструктивно-технологического характера (количество выводов, процент выхода); ограничения экономического характера (минимизация типов БИС); технические требования, соответствующие областям применения, в частности, требования к характеристикам классов специализированных логических автоматов, заменяемых микро-ЭВМ.

Диапазоны количественных характеристик указанных факторов практически непрерывно изменяются из-за постоянного совершенствования схемотехнологических решений, с одной стороны, и накопления новых знаний о возможностях микропроцессоров — с другой.

Одной из основных наблюдаемых тенденций является усложнение архитектуры и структуры микропроцессоров с целью увеличения их производительности и расширения областей применения. При этом можно отметить стремление к использованию многих решений в процессорах современных мини-ЭВМ. Целесообразно указать наиболее существенные из них [31, 32].

Практически все модели микропроцессоров имеют относительно большое число дополнительных внутренних регистров, которые, в первую очередь, служат для сокращения времени выполнения операций и формирования адресов большей длины, чем базовая разрядность процессора. У большинства микропроцессоров организована регистровая стековая память типа «толкай вниз» (push down), которая используется для эффективного хранения подпрограмм, таблиц прерываний и данных (страниц). Такое ЗУ состоит из группы связанных регистров, включающей счетчик, который служит для выбора соответствующего регистра. Регистры освобождаются в порядке, обратном их загрузке. Это позволяет сократить число программных обменов между регистрами и основным ЗУ, объем требуемой памяти, а по сравнению с программной реализацией стеков время обработки массивов.

Важным (для работы в системах управления) преимуществом некоторых новых моделей микропроцессоров является возможность автоматического хранения содержимого регистров в случае внутренних или внешних прерываний программ. Это позволяет организовать

эффективную программно-аппаратную организацию системы приоритетных прерываний.

Ряд микропроцессоров имеет режим приостановки для обеспечения прямого доступа ЗУ информации от внешних устройств. Используются также различные способы адресации, в том числе прямая и косвенная.

Количество различных операций, которые может выполнять микропроцессор, доходит для некоторых моделей уже до 100, причем предусматриваются операции с двойной длиной слова и по-байтовой обработкой информации. Кроме микропроцессоров с фиксированным списком команд некоторые микропроцессоры имеют микропрограммное управление, которое, как известно, увеличивает гибкость любого процессора, так как в принципе позволяет изменять список команд и алгоритмы их выполнения. С помощью микропрограммирования можно довольно просто реализовать относительно сложные макрокоманды, например различные математические функции, преобразование Фурье и т. п., проще решается также задача контроля правильности функционирования системы. Средства микродиагностики дешевле и действуют быстрее. Следует, однако, отметить, что быстродействие ЗУ макрокоманд для эффективного использования этого способа управления должно быть в 5—10 раз выше, чем быстродействие ЗУ команд, так как каждую команду составляет ряд последовательно выполняемых микрокоманд.

С внедрением быстродействующих ПЗУ с высокой степенью интеграции микропрограммное управление, по-видимому, все шире будет внедряться в микропроцессоры. Применительно к такому классу ЭВМ сложность труда микропрограммиста, имеющего дело, в первую очередь, с временными соотношениями во внутренней архитектуре, не будет служить препятствием к микропрограммному управлению, поскольку микро-ЭВМ в основном ориентированы на выполнение однотипных простых работ (и соответственно простых программ).

Следует отметить, что степень гибкости при использовании микропрограммирования зависит от уровня (размера ряда) аппаратно реализованных команд в микропроцессоре. Чем беднее ряд команд, тем больше возможности микропрограммирования, но тем меньше при прочих условиях производительность микропроцессора (больше обращений к ПЗУ).

Одной из наиболее существенных характеристик микропроцессоров, влияющих на область их применения, является базовая длина слов при обработке и обмене с другими блоками микро-ЭВМ. Среди известных в настоящее время моделей микропроцессоров можно выделить в основном три группы: 4-, 8- и 16-разрядные. Первые преимущественно применяются в калькуляторах и кассово-бухгалтерских автоматах, вторые — в системах обработки и передачи данных (а также цифровых регуляторах), третьи — в микро-ЭВМ широкого назначения.

Появились также модели 12-разрядных микропроцессоров для локальных систем управления.

Интересно рассмотреть на примере нескольких зарубежных моделей микропроцессоров конкретную реализацию отмеченных выше архитектурных и структурных решений.

Родоначальником микропроцессоров за рубежом является 4-разрядная модель 4004 фирмы Intel [31]. Этот моно-

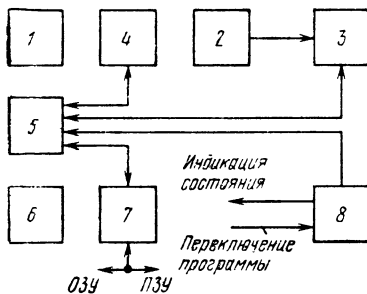


Рис. 25. Структурная схема микропроцессора 4004:

1 — блок регистров общего назначения; 2 — счетчик стекового ЗУ; 3 — стековое ЗУ; 4 — АЛУ; 5 — общая шина; 6 — накопительный регистр; 7 — буферная схема обмена; 8 — схема управления.

литный процессор с программным управлением, созданный для обеспечения сбыта полупроводниковых ЗУ, предназначенных для применения в микрокалькуляторах, имеет, по-видимому, наиболее простую архитектуру (рис. 25). Выполненный по рМДП-схемотехнологии с динамической (двухфазной) логикой, он имеет время выполнения операций 10,8 мкс. В его состав входят: 164 разрядных регистра общего назначения; 4-разрядный накопительный регистр; 4-разрядное алфавитно-логическое устройство (АЛУ); 4-каскадное стековое (push down) ЗУ с 12-разрядным счетчиком; схема управления индикацией состояния и условным переходом от внешнего источника; буферная схема связи с ОЗУ и ПЗУ. Наличие 12-разрядного счетчика обеспечивает косвенную адресацию к 4096 8-разрядным командам. Общее число команд — 46. Все операции

обмена осуществляются через единую 4-разрядную шину. Это позволяет разместить микропроцессор в корпусе типа DIP (Dual Inline Package) с 12 выводами.

Вслед за 4-разрядными блоками фирма Intel выпустила более совершенный 8-разрядный монокристаллический процессор 8008 [33]. Структурная схема модели 8008 показана на рис. 26. Выполненный также по рМДП-схемотехнологии с динамической (двухфазной) логикой микропроцессор 8008 имеет время выполнения опера-

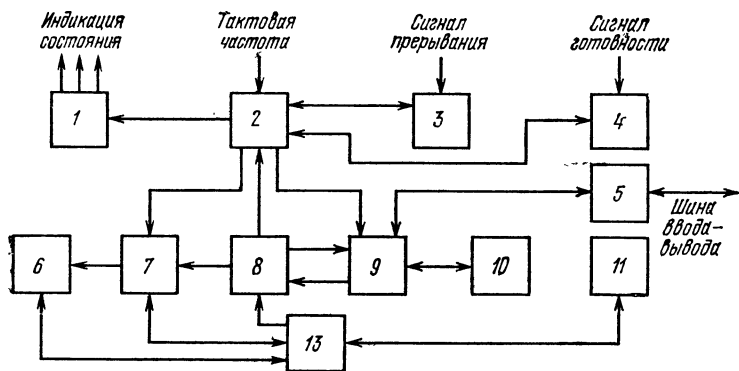


Рис. 26. Структурная схема микропроцессора 8008:

1 — схема управления индикацией; 2 — блок синхронизации и управления; 3 — схема прерывания; 4 — схема готовности; 5 — буферная схема обмена; 6 — АЛУ; 7 — блок управления АЛУ; 8 — дешифратор команд; 9 — блок управления ЗУ и вводом — выводом; 10 — блок буферных регистров; 9 — блок управления ЗУ; 12 — регистр команд; 13 — общая шина.

ций 20 мкс, его модификация 8008-1 (с ускоренной выборкой) — 12,5 мкс. Микропроцессор 8008-1 имеет два независимых блока динамической памяти: блок из семи 8-разрядных буферных регистров и блок стэковой памяти из семи 14-разрядных адресных регистров со счетчиком команд (также 14 разрядов). Первый блок содержит накопительный регистр и два регистра для хранения текущего адреса памяти чисел. Один из регистров (*L*) содержит 8 младших разрядов адреса, другой (*H*) — 6 старших разрядов. 14-разрядный адресный код поступает на шину ввода — вывода в два такта: первый такт — 8 младших разрядов, второй такт — 6 старших. Всего 14-разрядный счетчик команд обеспечивает прямую адресацию к ЗУ емкостью 16 К команд.

АЛУ, выполняющее параллельные операции с 8-раз-

рядными словами, имеет 4-разрядный индикатор результатов выполняемых операций — разряды переноса, четности, нулевого и отрицательного результатов. Типичный цикл выполнения операции состоит из пяти тактов: два такта адресации к ЗУ; один такт выборки команд или числа и два такта выполнения команд. Для команд используется 1-, 2- и 3-байтовые форматы. Общее число команд — 49.

Микропроцессор 8008-1 размещается в корпусе с 18 выводами и является основой набора БИС MCS-8, выпускаемого фирмой Intel для комплектования микро-ЭВМ. Среди потребителей микропроцессора 8008-1 можно отметить крупнейшую в мире зарубежную фирму по выпуску мини-ЭВМ Digital Equipment, которая использовала микропроцессор для создания нового программируемого регулятора [31].

Из зарубежных 8-разрядных микропроцессоров следует обратить внимание на монолитный процессор MP6800 фирмы Motorola, выполненный по *n* МДП-схемотехнологии с динамической логикой (двухфазной). Этот процессор имеет весьма важное архитектурное усовершенствование в виде трехрежимных шинных формирователей, позволяющих относительно просто организовать прямой доступ к блоку ЗУ, а также параллельное выполнение программ. В состав процессора входит АЛУ, два накопительных регистра, адресный регистр, информационная адресная шина, блок управления, три 16-разрядных регистра общего пользования и 16-разрядный программируемый стэковый указатель (организация стэковой памяти предусматривается в ОЗУ). Система команд включает 72 команды, в том числе сложение с двойной точностью. Минимальное время выполнения операции 2 мкс. Микропроцессор MP6800 размещается в корпусе DIP с 40 выводами.

Весьма совершенный 8-разрядный микропроцессор COSMAC рекламирует фирма RCA. Это первый микропроцессор (на двух кристаллах), выполненный по КМДП-схемотехнологии со статической логикой. Применение указанной схемотехнологии позволяет получить весьма высокие электрические характеристики: мощность рассеяния на один кристалл 100 мВт, время выполнения операции 3—10 мкс, диапазон изменения питающего напряжения 5—12 В. Важнейшей отличительной чертой архитектуры является возможность прямого обращения

к ЗУ емкостью до 65 536 байтов. Микропроцессор COSMAC имеет также блок из 16 универсальных 16-разрядных регистров, при этом каждый регистр может быть использован для хранения адреса и данных, в качестве индексного или же стекового счетчика. Интерфейс микропроцессора имеет 23 линии, включая двунаправленную 8-разрядную шину.

Наиболее совершенным в настоящее время по архитектуре 12-разрядным монокристаллическим процессором является японский TLCS-12 фирмы Toshiba (n МДП-схемо-

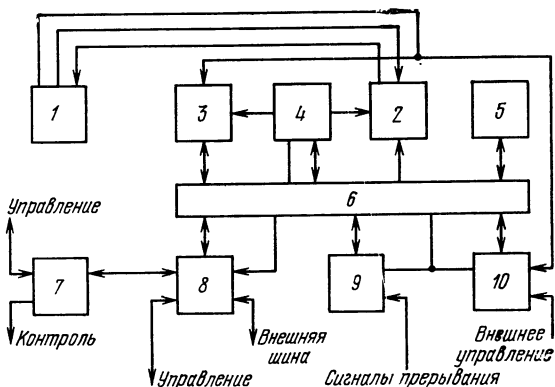


Рис. 27. Структурная схема микропроцессора TLCS-12:

1 — ПЗУ микропрограммы; 2 — блок управления ПЗУ; 3 — АЛУ; 4 — блок рабочих регистров; 5 — блок регистров общего пользования; 6 — общая шина; 7 — задающий генератор; 8 — блок управления общей шиной; 9 — схема обработки прерываний; 10 — управление состояниями.

технология). Структурная схема этого микропроцессора показана на рис. 27. В состав его в отличие от описанных выше моделей входит ПЗУ для хранения микропрограммы емкостью 128·29, схема 8-уровневого прерывания, а также задающий генератор. Время основного цикла выполнения операций 1мкс. Микропроцессор размещается в корпусе DIP с 42 выводами. Фирма-изготовитель рекламирует TLCS-12 для работы в диапазоне — 40+125°C, что обеспечивает, в частности, его применение в автомобильном транспорте [15].

TLCS-12 не является единственным 12-разрядным микропроцессором. Уже известен монокристаллический процессор LSI-12/16 фирмы General Automation Inc. впервые вы-

полненный по КНС-схемотехнологии (n -каналы в кремнии на сапфире).

Среди 16-разрядных микропроцессоров также появился первый монолитный микропроцессор CP-1600 фирмы General Instrument [32]. Он выполнен по n МДП-технологии с двухфазной динамической логикой; тактовая частота 5 МГц. Структурная схема CP-1600 показана на рис. 28. Архитектурные решения обеспечивают полностью параллельную работу 16-разрядного АЛУ.

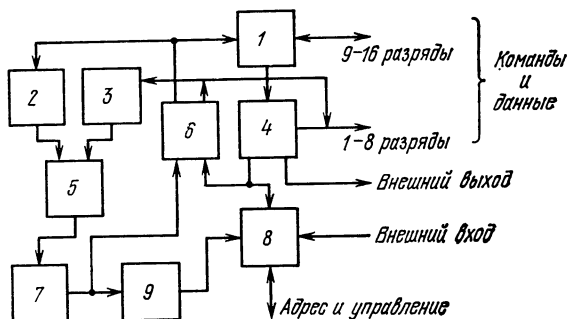


Рис. 28. Структурная схема микропроцессора CP-1600:

1 — буферный регистр; 2, 3 — рабочие регистры; 4 — регистр команд; 5 — АЛУ; 6 — блок регистров общего пользования (9—16 разрядов); 7 — сдвиговый регистр; 8 — дешифратор и управление ПЗУ; 9 — регистр состояния (флаги).

Время сложения регистр — регистр 2,3 мкс, ЗУ — регистр 3,2 мкс. Микропроцессор имеет в своем списке 68 типов команд, при этом команды (код адреса) имеют 10 разрядов, что обеспечивает прямую адресацию от 0 до 1023. Размещается CP-1600 в корпусе DIP с 40 выводами.

В настоящее время наиболее конструктивной концепцией в архитектуре микропроцессоров является их «разрядно-модульная организация», сопровождаемая соответствующим изменением количества микрокоманд [34]. Этот подход, почти одновременно реализованный фирмами Intel (микропроцессор 3000) и National Semiconductor (микропроцессоры IMP-4, IMP-8, IMP-16), основан на выделении и получении в монолитном исполнении базового (по количеству разрядов) микропроцессорного модуля с обеспечением наращивания числа модулей. Например, в микропроцессоре 3000 таким базовым модулем является 2-разрядный процессорный элемент, в

IMP — 4-разрядный (IMP-4). Возможность создания модульно-наращиваемого ряда микропроцессоров (например, 8·2 или 8·4) «поддерживается» гибкостью микропрограммного управления, которое позволяет увеличить число микроопераций при увеличении длины слова микропроцессора. Принцип разрядно-модульной

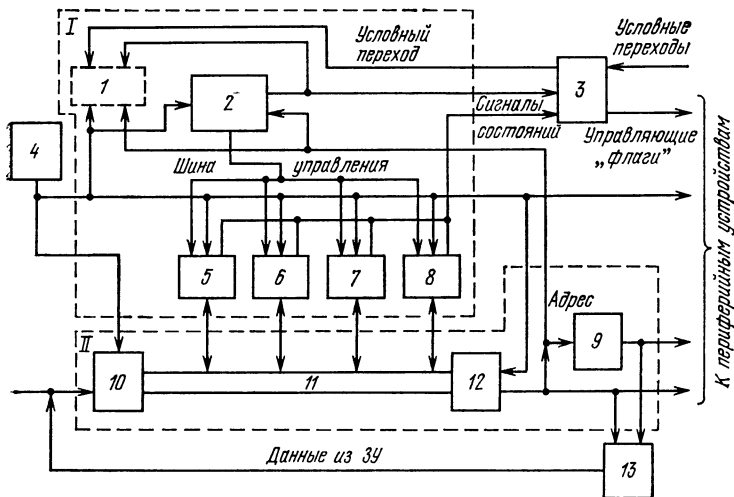


Рис. 29. Структурная схема разрядно-модульного микропроцессора IMP-16;

1 — микропроцессор; 11 — блок ввода — вывода информации; 1 — дополнительный блок микропрограммного управления; 2 — базовый блок микропрограммного управления; 3 — блок управления состоянием и условными переходами; 4 — задающий генератор и схемы синхронизации; 5—8 — 4-разрядные блоки регистров и АЛУ; 9 — адресный буферный регистр; 10 — входной коммутатор; 11 — 16-разрядная шина данных; 12 — буферный регистр данных; 13 — ЗУ.

организации можно проиллюстрировать на примере архитектуры микропроцессора IMP-16, выполненного по рМДП-схемотехнологии (рис. 29). Каждый 4-разрядный монолитный модуль содержит семь регистров данных, АЛУ с дополнительным входом, сдвиговый регистр состояний, регистр обмена и 16-регистрающую стековую память. Все блоки работают параллельно под управлением монолитного модуля микропрограммного управления, образуя таким образом синхронный параллельный процессор. Микропрограмма определяет назначение каждого из семи регистров, типы операций, выполняемые процессором, сигналы управления шиной данных

и обработкой прерываний, а также обеспечивает наращивание длины слова.

Описанный архитектурный подход, как отмечается в [34], дает существенные выгоды как для изготовителей микропроцессоров, так и для их пользователей. Для изготовителя появляется возможность выпускать модели различной вычислительной мощности, не проектируя новой модели, изменяя микропрограммы и изготавливая новые фотошаблоны для микропрограммного ПЗУ. В соответствии с изменяющимися требованиями рынка изготовитель в принципе может с минимальными затратами и в короткие сроки выпустить любую модель микропроцессора. Как дополнительное потенциальное преимущество следует также отметить возможность введения диагностических микропрограмм с минимизацией затрат на отладку базовых модулей.

Среди пользователей микропроцессоров наибольшие преимущества получают разработчики аппаратуры различного класса, поскольку они могут ориентироваться в основном на «свой» базовый процессор, наращивая модули в соответствии с системными требованиями.

Некоторые фирмы (начиная с Intel) уже рекламируют свои новые разработки разрядно-модульных микропроцессоров на основе биполярно-транзисторных схемотехнических решений. Например, фирма Monolithic Memory сделала на базе биполярной схемотехнологии с использованием диодов Шоттки быстродействующий микропроцессор ММ 6701 с 4-разрядным базовым модулем, содержащим 16 универсальных регистров и микропрограммное ЗУ емкостью 88 слов. Предусмотрена возможность наращивания длины слова до 16 (4·4). ММ 6701 имеет 256 двухадресных команд и время цикла 0,15 мкс [15].

По-видимому, наиболее сложным биполярным разрядно-модульным микропроцессором является модель SBP O400 фирмы Texas Instruments. Это первый монолитный процессор, выполненный по ИИЛ-схемотехнологии [24]. Он содержит более 1450 вентилях и размещается в корпусе с 40 выводами. Весьма важной особенностью этого микропроцессора является применение программируемой логической матрицы (ПЛМ), что позволяет реализовать набор из 512 одноктактных операций, на базе которых можно строить самые различные макрокоманды.

Применение ПЛМ обеспечивает гибкое управление последовательностью выборки микрокоманд (программирование адресов) и сокращение требуемой емкости ЗУ микрокоманд благодаря тому, что в ПЛМ многим адресам может соответствовать одно выходное слово.

Совмещение разрядно-модульного архитектурного подхода с новейшими схмотехнологическими решениями открывает большие перспективы этому направлению. С другой стороны, то обстоятельство, что разрядно-модульная архитектура реализуется в настоящее время на основе биполярной схмотехнологии, вероятно, связано с трудностями изготовления биполярных монолитных микропроцессоров высокой сложности.

Таблица 5

Затраты	Комплектность аппаратуры			4-разрядный процессор, 13 БИС ЗУ емкостью 8192 бит	8-разрядный процессор, 18 БИС ЗУ емкостью 8192 бит	8-разрядный процессор, 25 БИС ЗУ емкостью 16384 бит
	100 ИС	200 ИС	300 ИС			
Стоимость ИС (БИС), тыс. долл.	40	80	120	125	160	225
Затраты на проектирование и изготовление аппаратуры, тыс. долл.	120	240	360	20	26	40
Общие затраты, тыс. долл.	160	320	480	145	186	265

Создание биполярных микропроцессоров, состоящих из стандартных монолитных блоков, обосновывается, в частности, тем, что достигаемая эффективность микропроцессора является более важным фактором, чем количество монолитных блоков, из которых он состоит [34]. Например, доказательством эффективности конструирования аппаратуры на основе стандартных многокристалльных ЭСЛ-микропроцессоров по сравнению с аппаратурой с произвольной логикой в ТТЛ-схемах с малой и средней степенью интеграции являются данные о затратах, приведенные в табл. 5 [6].

Из таблицы видно, что применение сложного 8-разрядного быстродействующего микропроцессора становится выгодным, если заменяемая аппаратура содержит более 165 ИС. Интересно, что общая стоимость аппаратуры на микропроцессорах сильно зависит от стоимости

БИС, т. е. имеются потенциальные возможности к существенному снижению цен на аппаратуру.

В приложении 1 приводятся краткие технические характеристики ряда зарубежных микропроцессоров.

4.2. Запоминающие устройства *)

Монолитные запоминающие устройства являются наиболее массовыми изделиями современной цифровой микроэлектроники. В том числе и в микро-ЭВМ ЗУ составляют большую часть конструктивных единиц (монолитных блоков). Именно микро-ЭВМ используют для хранения массивов информации все три класса полупроводниковых ЗУ: оперативные ЗУ с основным режимом запись — считывание информации, ПЗУ с основным режимом считывание и полупостоянные или перепрограммируемые ПЗУ (ППЗУ) с основным режимом считывание и подготовительным режимом запись (перезапись). ОЗУ используются, в основном для хранения данных и промежуточных результатов, ПЗУ — для хранения программ, микропрограмм, констант, ППЗУ — также для хранения программ главным образом при создании систем, отладки новых специальных и общего пользования программ и подпрограмм.

Структурные решения ЗУ на БИС даже у наиболее сложных ОЗУ не имеют такого многообразия, какое наблюдается в микропроцессорах, в силу специфической регулярности матриц.

Основные различия определяются схемотехнологическими решениями, степенью интеграции в одном кристалле, а также конструктивным оформлением монолитных блоков ЗУ. Если в самом начале 70-х годов в продаже были лишь динамические p МДП ЗУ емкостью до 1024 бит и биполярные матрицы емкостью 64 и 256, то к середине 70-х годов появились динамические и статические n МОП, статические КМДП, биполярные транзисторные ЗУ с диодами Шоттки, программируемые диодные матрицы со структурой кремний на сапфире и др. (см. табл. 6).

*) Рассматриваются ЗУ микро-ЭВМ, обеспечивающие хранение относительно больших массивов информации (в отличие от отдельных регистров или специально организованных блоков регистров, например стеков) с возможностью произвольной выборки, т. е. когда во время любого цикла можно адресоваться к любой ячейке ЗУ.

Как видно из табл. 6, степень интеграции монолитных блоков ОЗУ существенно возросла, и в 1975 г. уже начался промышленный выпуск динамических МДП ЗУ емкостью 4096 бит [35]. Это фактически означает не только внедрение блоков полупроводниковой памяти в микро-ЭВМ и терминальные устройства, но и начало замены ферритовых блоков основной оперативной памяти ЭВМ более высокой мощности.

Таблица 6

Класс схем	Емкость, бит	Время выборки/цикла, нс.	Потребляемая мощность обращение/хранение, мВ
Биполярные ОЗУ	64—256	20—50/20—50	350/350
	1024	60—90/60—90	500/500
Динамические <i>n</i> -канальные	1024	60/180	450/60
	4096	200—350/400—700	350/30
<i>p</i> -канальные	1024	300/600	450/60
Статические <i>n</i> -канальные	1024	500—1000/500—1000	350/90
К МДП	256	350/350	20/0,0002
	1024	600/600	30/0,0003

У динамических ОЗУ время выборки существенно меньше, чем время цикла, для завершения которого требуется регенерация информации. Для статических ОЗУ регенерация не требуется, поэтому время выборки практически равняется длительности цикла. Однако в целом для одноканальных МДП ЗУ быстродействие динамических схем выше, чем статических, хотя для реализации динамического режима необходимы импульсы регенерации и дополнительные источники питания.

Примечательны значения потребляемой мощности для К МДП ЗУ приведенные в табл. 6. Этот тип ЗУ в режиме хранения имеет пренебрежимо малое потребление мощности. Влияние конструктивного исполнения ЗУ на их структуру определяется стремлением выпускать законченные в функциональном отношении монолитные блоки. Ограничения числа внешних выводов на один кристалл диктуют необходимость совмещения матриц запоминающих элементов со схемами дешифрации адреса, а также усиления сигналов и управления циклом запись — считывание. При этом разрядная организация

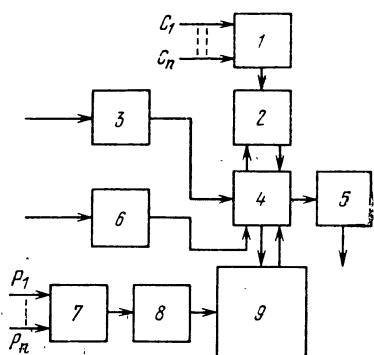


Рис. 30. Обобщенная структурная схема одноразрядного монолитного ОЗУ:

1, 7 — схемы управления дешифратором; 2 — дешифратор столбцов; 3 — входная буферная схема; 4 — усилитель столбцов; 5 — выходная буферная схема; 6 — буферная схема режима записи — считывание; 8 — дешифратор рядов; 9 — матрица $N \times n \times l$ бит.

разрядного модуля динамического ЗУ емкостью 4К требуется в общем случае 21 внешний вывод [35]. Фирма Texas Instruments использовала корпус с 18- вы-

(1 разряд N чисел или 4 разряд M чисел) монолитного блока ЗУ является естественным решением (рис. 30).

Минимизация числа выводов каждого блока или модуля (корпуса) ЗУ уменьшает размеры устройств (монтируемых из определенного количества модулей) в целом и создает, соответственно, условия для повышения быстродействия. Поэтому ряд изготовителей для сокращения всего нескольких выводов включают в основной блок дополнительные схемы. Так, например, для одно-

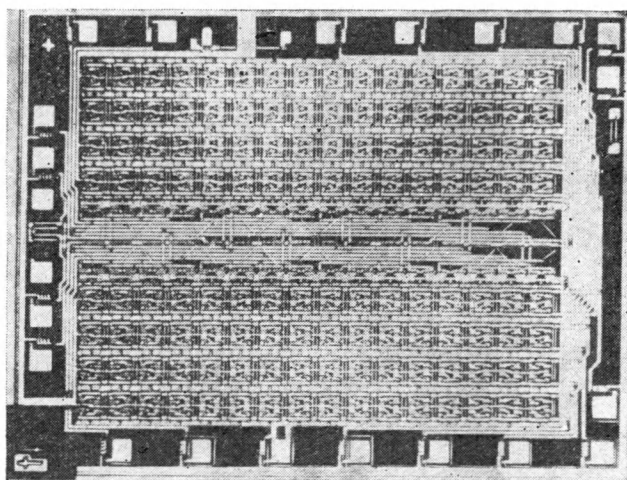


Рис. 31. Кристалл интегральной матрицы ОЗУ К507.

водами. Один вывод был исключен за счет введения схемы коммутации входа и выхода числа, что, кстати, ограничило применение блока системами с магистральной организацией обмена. Вторым вывод удалось «сэкономить» путем реализации в том же кристалле напряжения питания 5 В из напряжения 12 В. Был исключен также вывод выборки кристалла, который во многих случаях не используется.

В качестве примера возможных вариантов произвольной выборки запоминающей ячейки в полупроводниковой матрице ОЗУ (рис. 31) можно привести способ ступенчатой дешифрации, используемый в отечественном статическом МОП ЗУ серии К507 [36]. Как следует из рис. 32, выборка требуемого адреса (из 256 ячеек) производится по четырем координатам X, Y, Z, Q в соответствии с выражением $N = X + 8Y + 32Z + 128Q + 1$, где $X = 0-1$; $Y = 0-3$; $Z = 0-3$; $Q = 0-1$. Ступенчатая де-

шифрация позволяет сократить число внешних выводов, уменьшить площадь кристалла, площадь занимаемую матрицей и повысить коэффициент автономности ЗУ.

В приложении 2 для иллюстрации современного уровня монокристаллических полупроводниковых ЗУ приведены основные характеристики ряда ОЗУ, выпускаемых за рубежом.

ПЗУ, более простые по внутренней организации по сравнению с ОЗУ, нашли широкое применение в микро-ЭВМ, так как этот класс машин предназначен для специализированных однотипных работ в различных областях применения. Это определяет ограниченные в среднем размеры программ и их относительную стабильность в процессе эксплуатации микро-ЭВМ. Таким

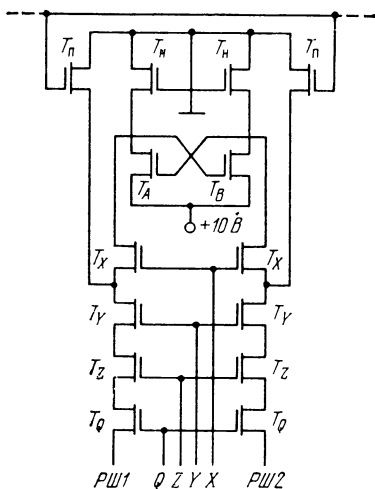


Рис. 32. Запоминающая ячейка матрицы ОЗУ 507РУ1 с оконечным дешифратором.

образом, при современном уровне полупроводниковой технологии становится экономически выгодным реализовывать фиксированные программы, используя соответствующие фотшаблоны.

Особое место занимают микропрограммные ПЗУ, которые в микропроцессорных наборах обычно входят в состав БИС управления. Для хранения микропрограмм, как правило, не требуется большая емкость, хотя длина слов обычно существенно больше длины команд. Зато требования по быстродействию гораздо более жесткие, поэтому микропрограммные ПЗУ чаще изготавливаются по биполярной схмотехнологии, причем в качестве элементов матриц часто используются диоды [37]. Особенностью микропрограммных ПЗУ является наличие информационной обратной связи от тракта считывания микрокоманды к адресным схемам выборки. Эта связь осуществляется с теми выходными линиями, которые несут часть текущей микрокоманды, определяющей адрес следующей микрокоманды. В этом смысле микропрограммные ПЗУ можно назвать ЗУ с полупроизвольной выборкой.

В настоящее время все большее распространение получают микропрограммные ПЗУ (ППЗУ) с программированием адресов микрокоманд на основе ПЛМ. ПЛМ состоит из двух частей. Первая часть содержит запрограммированные адреса и запрещает появление выходного сигнала при подаче на вход незапрограммированного адреса. Вторая часть матрицы, входами которой являются выходы первой части, выполняет функции ЗУ, в частности ЗУ микропрограммы.

Для иллюстрации принципа работы ПЛМ можно привести структурную схему программируемого устройства управления (рис. 33), которое в виде модуля, выполненного по К МДП-технологии, входит в состав отечественной специализированной ЭВМ на микропроцессорах [38]. ПЛМ является основой устройства управления. Левая ее половина представляет собой пересечение (точки пересечения — МДП-транзисторы) 50 горизонтальных шин с прямыми и инверсными выходами 25-разрядного регистра. Регистр задает входную информацию, 16 разрядов которой представляют код команды, 4 разряда — код условий, 5 разрядов — код состояния устройства управления или адреса микрокоманды. На горизонтальных шинах образуются инверсии логических произведений входных ар-

гументов: $F_1 = ABC\bar{C}$; $F_2 = \bar{A}\bar{B}C$; $F_3 = \bar{A}\bar{B}D$ и т. д. В правой части ПЛМ горизонтальные шины произведений пересекаются (в точках пересечения также МДП-транзисторы) с 26 вертикальными шинами, на которых образуются инверсии логических произведений различных комбинаций входных величин (сигналы на горизонтальных шинах) или логические суммы логических произведений, подаваемых на вход ПЛМ: $f_1 = \overline{F_1 F_2} = ABC + \bar{A}\bar{B}\bar{C}$; $f_2 = \overline{F_1 F_3} = \overline{ABC + \bar{A}\bar{B}C}$; $f_3 = \overline{F_1 F_2 F_3} = \overline{ABC + \bar{A}\bar{B}C + \bar{A}\bar{B}D}$ и т. д.

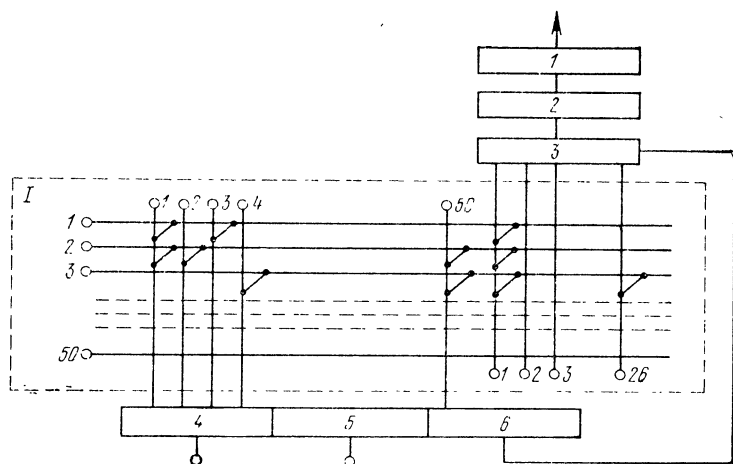


Рис. 33. Схема устройства управления на ПЛМ:

I — ПЛМ; 1 — выходные ключи; 2 — выходной регистр; 3 — регистр микрокоманд; 4 — регистр команд; 5 — регистр условий; 6 — регистр адреса микрокоманды

Так можно запрограммировать выходные коды для любой комбинации входных сигналов, при этом каждое логическое произведение может использоваться для получения нескольких выходных кодов (минимизация емкости ЗУ).

Следует отметить, что принцип работы ПЛМ позволяет использовать ПЗУ на основе ПЛМ не только для устройств управления, но и для выполнения функций процессоров (матричные преобразования).

Все более широкое применение микропроцессоров и

микро-ЭВМ дало толчок развитию в последние годы перепрограммируемых ПЗУ, которые, как ожидается за рубежом, составят в 1975 г. 75% объема продаж ПЗУ (всего 75 млн. долл.) [39]. Разработкой и изготовлением ППЗУ уже занято большинство зарубежных фирм, выпускающих микропроцессоры, в том числе Intel, Signetics, Motorola, Texas Instruments, Microsystems International, National Semiconductor.

Возможность записи программы электрическим способом делает этот вид ЗУ особенно удобным для потребителей, создающих новые системы на базе микро-ЭВМ. Наиболее распространенным в настоящее время принципом изготовления программы является принцип «плавкого предохранителя», когда для образования необходимой комбинации нулей и единиц производится выжигание дозированным током, например нихромовых соединений между матричными элементами. Известны различные технологические способы реализации указанного принципа.

Например, фирма Intersil Snc. изготавливает «заготовки» биполярных ППЗУ, которые вначале содержат все нули. Процесс образования единиц заключается в прикладывании напряжения, превышающего уровень пробоя перехода эмиттер — база соответствующих транзисторов. Скорость записи программы таким способом во много раз выше (несколько миллисекунд), чем при перерезании нихромовых проводников.

Известны также ППЗУ, в которых изменения программы реализуются с помощью ультрафиолетового облучения запоминающей среды [40].

Существует практика программирования ППЗУ как изготовителями, так и потребителями. Для облегчения программирования ППЗУ в процессе отладки систем фирмой Advanced Micro Devices начат выпуск ППЗУ с тестовыми разрядами и словами (один дополнительный разряд в каждом слове плюс два дополнительных слова). Это позволяет проводить предварительные испытания ППЗУ изготовителем, что, в свою очередь, должно увеличить выход годных матриц при программировании потребителем. В последнем ППЗУ используются плавкие переключки (толщиной 2, 5 мкм) из поликристаллического кремния.

В приложении 3 приведены основные характеристики некоторых ППЗУ выпускаемых за рубежом.

4.3. Микро-ЭВМ

В большинстве известных микро-ЭВМ можно выделить следующие основные функциональные блоки: микропроцессор, ОЗУ, ПЗУ, программируемое ПЗУ, буферные регистры обмена, схемы управления адресными сигналами и шинами данных, схемы обработки прерываний, схемы связи с внешними устройствами различной степени сложности, задающий генератор.

Как было показано в §4.1, определенная часть функций перечисленных устройств может выполняться микропроцессором или реализовываться в одном кристалле с микропроцессором. В любом случае изготовители стремятся выпустить наборы БИС, из которых можно ском-

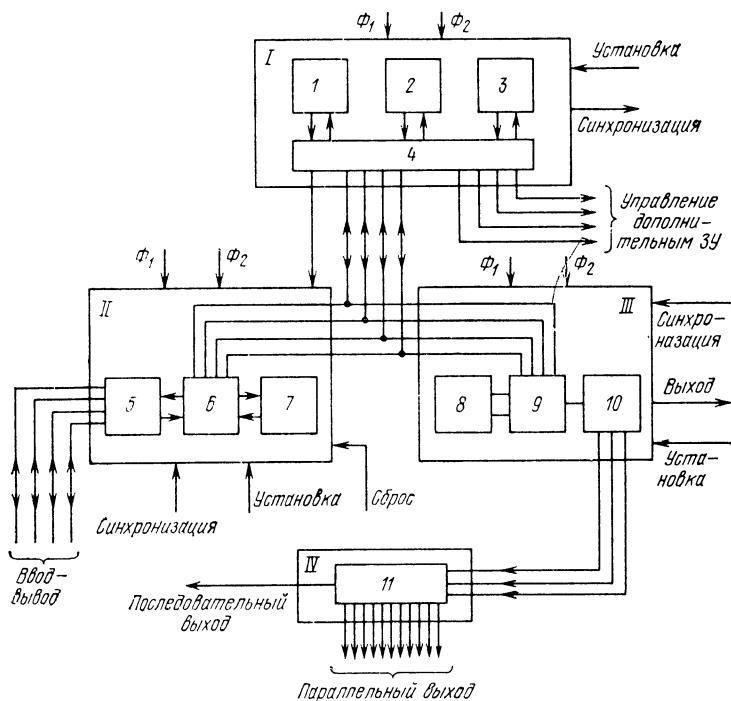


Рис. 34. Микро-ЭВМ MCS-4:

I — микропроцессор 4004; II — ПЗУ 4001; III — ОЗУ 4002; IV — схема вывода информации 4003; 1 — АЛУ; 2 — индексный регистр; 3 — адресный стек; 4 — блок управления; 5 — буферная схема; 6 — схема управления; 7 — матрица ПЗУ $16 \times 16 \times 8$; 8 — матрица ОЗУ $4 \times 20 \times 4$; 9 — схема управления; 10 — буферная схема; 11 — 10-разрядный регистр сдвига.

поновать микро-ЭВМ той или иной вычислительной мощности [42]. Этот подход весьма просто проиллюстрировать на примере набора MCS-4 фирмы Intel [33].

На рис. 34 показано распределение функциональных узлов по соответствующим БИС.

В качестве примера сложной калькуляторной микро-ЭВМ, построенной на основе набора из семи различных БИС, можно указать PPS-25 фирмы Fairchild. Эту мо-

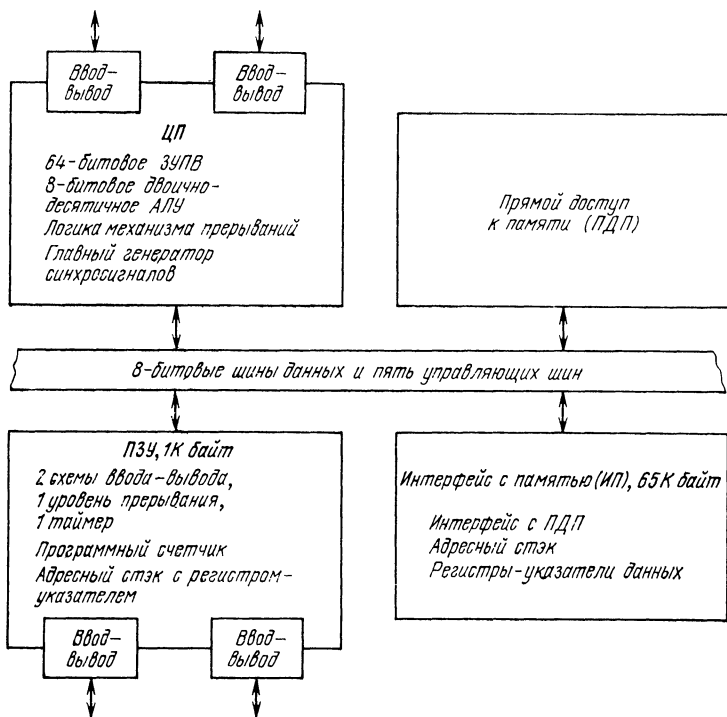


Рис. 35. Структурная схема центральной части (без ОЗУ) микро-ЭВМ F8.

дель небезынтересно отметить из-за ее «аномальной» архитектуры и структуры. PPS-25— последовательная микро-ЭВМ, работающая с двоично-десятичными кодами с тактовой частотой 400 кГц. Она содержит в общей сложности семь 25-разрядных регистров. ПЗУ для хранения программ может наращиваться до 26 БИС, каждая емкостью 256 12-разрядных команд. БИС ОЗУ со-

держит три 25-разрядных регистра. Схемы ввода — вывода размещаются в двух БИС; 16-разрядная схема управления индикацией и входная матрица связи с клавишно-наборным полем [33].

В настоящее время фирма заменила на рынке PPS-25 на микропроцессорный набор F8, выполненный по ИМДП-технологии (изопланарный вариант).

Создание F8 [42] является заметным вкладом в развитие архитектуры микропроцессорных систем. Каждый из четырех монокристаллических блоков (БИС) (рис. 35) спроектирован так, чтобы обеспечить легкую компоновку микро-ЭВМ и удобство стыковки с внешними устройствами. Для этого, например, БИС центрального процессора содержит две 8-разрядные схемы ввода — вывода, генератор синхронизирующих импульсов и логику организации прерываний, но из него выведен счетчик команд. Зато блок ПЗУ и блок интерфейса с ОЗУ имеют свои счетчики команд. Функциональный состав БИС F8 сводит к минимуму количество схем, которое требуется для встраивания микро-ЭВМ в различные системы. Кроме того, две БИС — центральный процессор и ПЗУ практически могут выполнять функции специализированной микро-ЭВМ в таких изделиях, как программируемые калькуляторы, цифровые регуляторы, простые терминалы.

8-разрядные модели составляют около 50% от всей номенклатуры выпускаемых за рубежом микро-ЭВМ. Большую роль в создании такого положения сыграли ранее других появившиеся на рынке 8-разрядные микропроцессоры фирмы Intel 8008-1 и 8080. На базе их создают микро-ЭВМ и микро-системы не только американские, но и ряд западно-европейских фирм, например Realisations Etudes Electroniques (Франция) и Plessey (Англия).

Фирма Realisations Electroniques выпустила серию микро-ЭВМ Micral, отличающихся по быстродействию: базовая модель имеет цикл выполнения операции 12 мкс, Micral G — 6 мкс и Micral S — 2 мкс. В дополнение к списку команд модели 8008 микро-ЭВМ Micral имеет команды для обработки прерываний и сохранения содержимого регистров. Модели Micral G и S имеют также пять дополнительных команд для обработки данных. Емкость памяти этих микро-ЭВМ составляет 16 кбайт и может наращиваться до 64 кбайт; предусмотрено до 7 каналов ввода — вывода.

Среди немногих известных 16-разрядных микро-ЭВМ, следует отметить отечественную микро-ЭВМ, с микропрограммным управлением, построенную на комплектном наборе рМОП БИС [43]. В состав основного набора входят БИС АЛУ, БИС микропрограммного управления, БИС ОЗУ, БИС ПЗУ. Организация связей между БИС включает четыре шины: адресную, информационную, микрокоманд и условий. С помощью перечисленных шин обеспечивается выполнение за один такт таких действий, как подача микрокоманды в АЛУ, обращение к памяти, выборка операнда, выполнение микрокоманды в АЛУ и

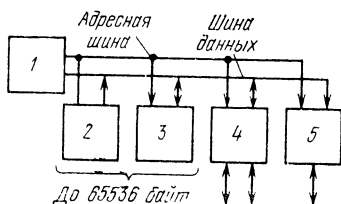


Рис. 36. Укрупненная структурная схема микро-ЭВМ 6800: 1 — микропроцессор; 2 — ПЗУ; 3 — ОЗУ; 4 — блок связи с периферийным оборудованием; 5 — схема связи с модемом.

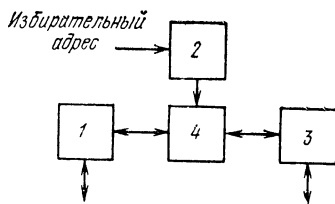


Рис. 37. Укрупненная структурная схема связи 6800 с периферийным оборудованием:

1 — шина связи с микропроцессором; 2 — избирательная логическая схема; 3 — шина связи с периферийным оборудованием; 4 — схема управления обменом.

передача условий в БИС микропрограммного управления. Для обеспечения широкого применения данной микро-ЭВМ, как указывается в [44], спроектирована система ввода на дополнительном наборе из пяти типов БИС, включая БИС центрального управления вводом — выводом.

Достаточно полный в системном аспекте набор монолитных блоков для комплектации 8-разрядной микро-ЭВМ разработала также фирма Motorola. В его состав кроме микропроцессора МР 6800 входит ПЗУ емкостью 1024×8 , статическое ОЗУ емкостью 128×8 (M6810), блок обмена с периферийным оборудованием (M6820) и блок асинхронного обмена со стандартными модемами (M6850). Укрупненная структурная схема микро-ЭВМ на основе указанного набора показана на рис. 36. Суммарная емкость ОЗУ и ПЗУ может наращиваться до

65 536 байт. К общей шине подключается до 8 блоков M6820 и M6850 [15].

Представляет интерес монолитный блок обмена с периферийным оборудованием, обеспечивающий достаточно разнообразные способы для ввода — вывода информации (рис. 37). Микропроцессор M6820 включает: две 3-режимные шины для связи с периферийным оборудованием; 3-режимную шину для связи с микропроцессором, четыре индивидуально управляемые линии прерывания и схемы управления двусторонним обменом. Каждая из 16 внешних линий может с помощью регистра направления программироваться как вход или выход. Для работы блоков не требуется специальных команд ввода — вывода. Они непосредственно соединяются с адресной шиной и шиной данных и используются при выполнении программы как ячейки памяти. Монолитный блок обмена M6850 осуществляет параллельно-последовательное преобразование информации и предназначен для стыковки с аппаратурой стандартных линий связи.

В качестве примера новых структурных решений микро-ЭВМ целесообразно указать также модель LSI-12/16 фирмы General Automation [32].

Монолитный процессор включает 12-разрядный сумматор, пять программируемых 12-разрядных регистров, один программируемый 16-разрядный регистр, три 12-разрядных шины, три непрограммируемых регистра, четыре индикатора состояния и 4-разрядный регистр-расширитель адреса. Особенностью процессора является то, что при формировании адреса он функционирует как 12-разрядный, а при обработке данных как 8-разрядный. Время выполнения операции составляет 5,28 мкс. 12-разрядная организация обеспечивает прямую, косвенную и индексную адресацию к памяти. Емкость ОЗУ может наращиваться от 1 до 32 кбайтов.

Особый интерес представляет метод экономного хранения двух байтовых команд, позволяющий экономить до 30% емкости ЗУ программ. Он заключается в том, что для повторяющихся команд в программе для каждой команды отводится 1 байт. При этом отдельная ячейка используется для другого байта. Таким образом, повторяющаяся, например, 100 раз, двухбайтовая команда, требует 101 байта ЗУ (вместо 200) [32].

Еще одной особенностью микро-ЭВМ является возможность делать дополнения и вставки к программе

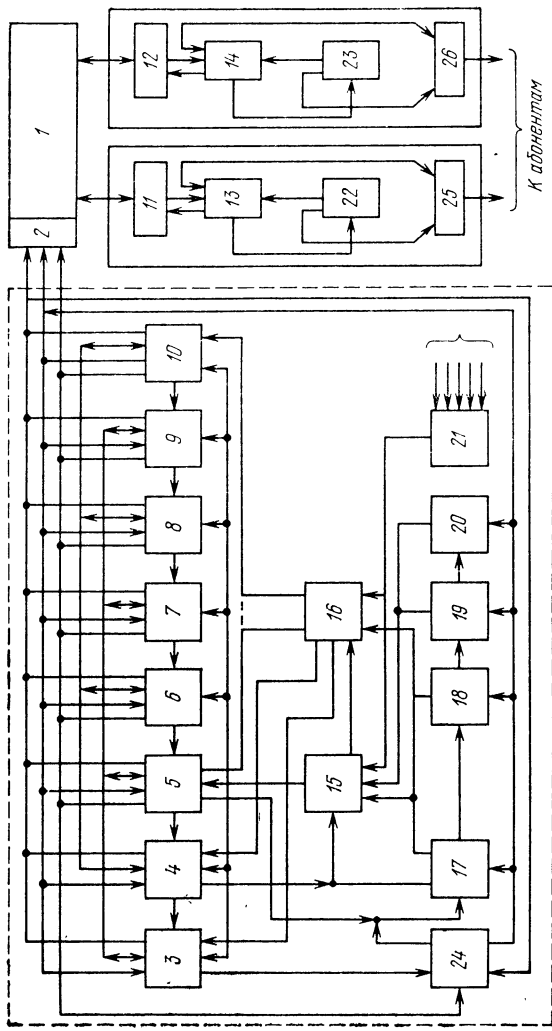


Рис. 38. Архитектура отечественной микропроцессорной ЭВМ:

1 — интерфейс обмена; 2, 11, 12, 25, 26 — формирователи; 3—10, 13, 14 — микропроцессоры; 15—23 — модули микропрограммного управления; 24 — ОЗУ.

в ПЗУ с помощью внешней коммутационной панели. Блок ввода — вывода использует стандартную программируемую 16-разрядную шину, к которой могут подключаться независимо различные внешние устройства.

Микро-ЭВМ LSI-12/16 может поставляться в виде платы, на которой смонтированы корпуса отдельных ее блоков, и в виде законченной конструкции, включая основной источник электропитания, а также батарею для предотвращения стирания информации.

На рис. 38 изображена структурная схема отечественной ЭВМ на микропроцессорах с системой команд ЕС ЭВМ [36]. Описанная ЭВМ сконструирована по модульно-разрядному принципу и состоит из восьми 4-разрядных монолитных микропроцессоров, устройства управления, включающего семь монолитных модулей программируемого управления на базе ПЛМ, ОЗУ и устройства обмена (два модуля и интерфейс обмена). Особый интерес в архитектуре этой ЭВМ представляет организация взаимодействия модулей программируемого управления. Непосредственное управление группой микропроцессоров (формирование кодов микрокоманд) осуществляется одним управляющим модулем. Для реализации системы команд ЕС ЭВМ, содержащей в своем списке команды пяти форматов и трех размеров служит устройство «разборки», состоящее из четырех модулей управления. Два других модуля управления служат для формирования из множества различных условий 4-разрядного кода условий и формирования разрешения на запись микрокоманды в отдельные микропроцессоры. Если емкость ПЛМ одного устройства для хранения соответствующей микропрограммы недостаточна, можно объединить несколько устройств управления по выходам. Описанная архитектура позволяет также разбить код микрокоманды на группы (код операции, код адреса операндов и др.) и формирование каждой группы возложить на отдельный модуль управления.

Изображенная на рис. 38 структурная схема представляет фактически однопроцессорную разрядно-модульную ЭВМ с микропрограммным управлением, так как все микропроцессорные модули выполняют в каждый момент одну микрокоманду. Как указывается в [38], можно вместо одного модуля непосредственного управления микропроцессорами включать группу модулей, каждый из которых по своей микропрограмме будет управ-

лять соответствующим микропроцессором. По существу, это будет означать переход к многопроцессорной вычислительной системе (см. §4.5).

В приложении 4 приведены краткие характеристики ряда зарубежных микро-ЭВМ.

4.4. Программное математическое обеспечение

Быстрый рост количества выпускаемых микропроцессоров и микро-ЭВМ, непрерывное расширение областей их применения, естественно, требуют решения проблем программного математического обеспечения. В настоящее время существуют весьма различные подходы к созданию программного обеспечения для этого нового класса средств вычислительной (управляющей) техники.

Они в разной степени учитывают следующее:

1) микро-ЭВМ в современном понимании — машина, сходная по архитектуре с ЭВМ более высоких классов, поэтому для микро-ЭВМ можно использовать аналогичные средства программного математического обеспечения;

2) микро-ЭВМ в основном ориентированы на решение специализированных (постоянно выполняемых) несложных задач, что, с одной стороны, определяет относительно невысокую, однажды затраченную трудоемкость работ по программированию, а с другой — требует строгой экономии аппаратных затрат;

3) потенциально области применения и круг потребителей универсальных и специализированных микро-ЭВМ неизмеримо шире, чем ЭВМ других классов (в том числе и мини-ЭВМ), что выдвигает дополнительные организационно-технические проблемы при внедрении.

Один из существенных весьма категорических подходов к проблеме программного обеспечения заключается в отрицании эффективности использования для микро-ЭВМ как проблемно-ориентированных, так и машинно-ориентированных языков, в частности ассемблеров. Создание программ на языке, специфичном для микро-ЭВМ, экономически обосновывается сокращением требуемого в системе количества оборудования за счет качества разрабатываемых программистом программ. В то же время удельные затраты труда на разработку компактных специализированных программ представляются меньшими, чем стоимость сэкономленного оборудования. При этом делается попытка обосновать с экономической точ-

ки зрения целесообразность преимущественного применения языков высокого уровня для больших универсальных машин, ассемблеров для мини-ЭВМ и программирования в машинных кодах — для микро-ЭВМ [41].

В случае обеспечения программиста реальной отладочной системой (с необходимыми сервисными программами) на базе микро-ЭВМ, для которой создается программа, указанный подход получает дополнительные преимущества.

Не таким категорическим и в общем наиболее распространенным в настоящее время подходом к решению проблем программного обеспечения является использование ассемблеров (кросс-ассемблеров) и сопутствующих средств автоматизации программирования. Как отмечается в [46] минимальное математическое программное обеспечение должно включать: ассемблер; программу отладки на микро-ЭВМ; редактирующую программу; моделирующую программу для отладки программы микро-ЭВМ на большой универсальной или мини-ЭВМ.

Следует отметить, что уже появились (фирмы Intel и Semiconductor) первые резидентные ассемблеры, которые работают на отладочных системах, построенных непосредственно на микро-ЭВМ. Так, фирма Intel разработала специальный машинно-ориентированный (на модель 8008) язык высокого уровня PL/M [46]. В отличие от проблемно-ориентированных языков, в PL/M операторы программы соответствуют командам машинного уровня (каждая операция отражена в операторах языка). Благодаря этому эффективность транслированных с языка PL/M на машинный язык программ достаточно высока и приближается по эффективности к программам, написанным на языке ассемблера. Язык PL/M состоит из некоторого количества основных операторов, с помощью которых арифметические, логические и символные операции над 8- и 16-разрядными словами выражаются в форме, аналогичной алгебраической записи.

Например, оператор, заменяющий девять команд на языке ассемблера $IFA < B$, $THEN C = A$, $ELSE C = B$ означает: если A больше B , то установить C равным A , в противном случае установить C равным B .

На рис. 39 показана структурная схема кросс-компилятора PL/M. В ней часть компилятора PL/M-1 принимает со входа универсальной ЭВМ исходную программу на языке PL/M и создает промежуточный файл, со-

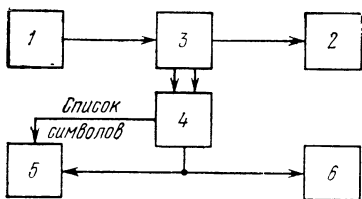


Рис. 39. Структурная схема компилятора PL/M:

1 — исходная программа; 2 — листинг; 3 — PL/M-1; 4 — PL/M-2; 5 — программа на языке 8008; 6 — моделирующая система.

в машинном коде микро-ЭВМ 8008.

Для моделирования работы микро-ЭВМ 8008 используется моделирующая программа Interp/8. Все три части компилятора написаны на стандартном ФОРТРАНЕ IV и могут работать во многих крупных ЭВМ. Фирма Intel рекламирует большие возможности языка PL/M. Например, приводятся результаты разработки с его помощью резидентного ассемблера для отладочной системы. Такой ассемблер емкостью 600 байт был составлен за 100 чел. ч.

В настоящее время еще трудно сравнивать эффективность всех рассмотренных выше подходов. По-видимому, в ближайшие годы все они будут использоваться в тех или иных применениях. Например, программирование в машинных кодах будет использоваться, в первую очередь, в управляющих подсистемах, работающих в реальном времени. По мере накопления опыта работы с микро-ЭВМ и микросистемами на их основе, очевидно, будет отработан арсенал средств программного обеспечения и методика их применения изготовителями и потребителями.

5. Области применения

5.1. Автоматизированные системы контроля и управления технологическими процессами и агрегатами

В настоящее время микропроцессоры и микро-ЭВМ наиболее широко применяются в промышленности. Всего за несколько лет микропроцессоры, наборы БИС на их основе и конструктивно завершенные микро-ЭВМ про-

державший линейризованный вариант первоначальной программы и таблицу используемых символов. Получается также листинг исходной программы с диагностическими сообщениями об ошибках. Вторая часть компилятора PL/M-2 использует промежуточный файл как входной и генерирует программу в

ники уже в самые различные отрасли промышленности — от металлургической и машиностроительной до пищевой и полиграфической. Во многих случаях микро-ЭВМ приходят на смену управляющим мини-ЭВМ, поскольку в локальных АСУТП вычислительная мощность последних часто является избыточной.

Специализированные и универсальные микро-ЭВМ в ближайшие годы, очевидно, вытеснят многие виды автономных программаторов, а также аналоговых и цифровых регуляторов. В иерархических многоуровневых АСУТП они займут монопольное положение на нижнем уровне управления (сбор и предварительная обработка информации, выработка регулирующих воздействий и т. п.), а также будут выполнять функции концентраторов линий связи и устройств обмена информацией между ЭВМ различных иерархических уровней.

Интересен прогноз фирмы Quantum Science, сделанный в 1974 г. о применении микро-ЭВМ в американской промышленности [47]. Предполагается, что к 1984 г. промышленные предприятия будут закупать ежегодно около 27 300 микро-ЭВМ по средней цене 300 долл. Причем основное количество микро-ЭВМ, как ожидает фирма Quantum Science, будет использоваться в системах управления роботами и металлорежущими станками, а также в системах контроля работы оборудования и испытательных комплексах табл. 7).

Приведенные цифры, возможно, являются заниженными, так как следует учитывать применение микро-ЭВМ на всех уровнях иерархических АСУ промышленными предприятиями, а также намечаемое к 80-м годам постепенное стирание различий между микро-ЭВМ и мини-ЭВМ. Следует также ожидать, что в такой области, как управление станками, кроме микро-ЭВМ найдут широкое применение специализированные микропроцессоры, выполняющие функции грубого и точного интерполирования. Ниже рассматриваются конкретные при-

Таблица 7

Год	Количество ЭВМ, применяемых в			
	управлении станками	управлении роботами	испытательных комплексах	для контроля работы оборудования
1974	300	10	300	150
1979	3 400	2 850	500	300
1984	7 800	14 000	1 000	600

меры применения микро-ЭВМ в системах контроля и управления технологическими процессами.

Одной из важнейших областей применения в металлургии являются локальные системы управления прокатными станами. Еще в 60-х годах в СССР для управления блюмингом серии 1150 была продемонстрирована эффективность автоматического управления нажимным устройством с помощью малой управляющей ЭВМ, хранящей программу всех вариантов «схем обжатий» в ПЗУ [48]. Целесообразность использования микро-ЭВМ для аналогичных применений очевидна. На рис. 40 показана

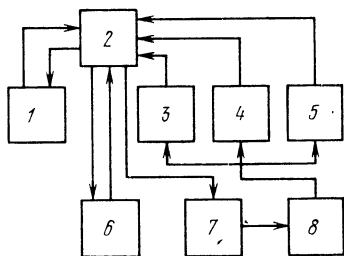


Рис. 40. Структурная схема системы управления нажимным устройством блюминга:

1 — микро-ЭВМ; 2 — схема связи с периферийным оборудованием; 3—5 — датчики скорости, положения вала и металла; 6 — пульт оператора; 7 — электропривод нажимного устройства, 8 — нажимной механизм.

емкостью 3 тыс. 8-разрядных слов, текущие значения переменных — в ОЗУ емкостью 256 слов, пределы и константы управляющего алгоритма — в ПЗУ.

Система обеспечивает настройку на заданную толщину и поддержание ее в установленных допусках с помощью управления электродвигателями натяжения листа и обжимных валков.

Новую систему на базе микро-ЭВМ IMP-16 разработала фирма Varitel для управления крупногабаритными гибочными прессами. Ранее ввиду существенных отличий конструкции гибочных деталей (связанных с большой номенклатурой) для каждого пресса приходилось разрабатывать свою управляющую систему. Применение микро-ЭВМ позволяет стандартизировать системы управления. Для составления программы предусматривается

укрупненная структурная схема такой системы управления.

Применительно к листовым станам американская фирма Industrial Nucleonics разработала на базе микропроцессоров 8008 и 8080 экспериментальный образец системы взамен аналоговых регуляторов толщины проката [49]. Основная часть управляющей программы и информации, относящейся к характеристикам стана хранится в программируемом ПЗУ

подготовительный этап гибки с ручным управлением. При этом для записи на магнитную ленту коэффициентов растяжения и других показателей используются четыре аналого-цифровых преобразователя для передачи угла и два для передачи линейного смещения. После корректировки информации на магнитной ленте она переписывается в ОЗУ IMP-16 емкостью 256 16-разрядных слов. Управление от микро-ЭВМ линейными следящими системами осуществляется через два 12-разрядных цифро-аналоговых преобразователя.

Интересное применение микропроцессоров типа 8080 при сборке автомобилей выявила фирма Process Computer System [50]. Эта фирма разработала проект двухуровневой системы контроля и управления автоматическими гаечными ключами в сборочных цехах. В настоящее время, чтобы обеспечить безопасность автотранспорта, регламентируют значение момента при затягивании болтовых соединений при сборке. В состав системы может входить до 256 микропроцессорных терминалов, каждый из которых обслуживает до 25 сборочных инструментов, осуществляющих наиболее ответственные болтовые соединения в автомобиле. Терминалы, состоящие из микропроцессорного блока CM 4400, быстродействующего модуля ввода — вывода и телетайпа, соединяются через последовательные линии связи (скорость передачи 40—160 тыс. бит/с.) с супервизорной мини-ЭВМ HP 2100. Измерение моментов осуществляется тензодатчиками, от которых сигналы через аналого-цифровой преобразователь поступают в микропроцессор. Последний рассчитывает действительный момент, прикладываемый к гайке, и выдает сигнал отключения гаечного ключа в случае превышения допустимого значения момента.

С помощью таймера по времени нарастания сигнала от датчика до максимального значения могут определяться также такие дефекты, как сбитие резьбы болтов. На телетайпе регистрируются данные измерения моментов, отклонения от допустимых значений, а также итоговая информация о всех подключенных сборочных инструментах.

Швейцарская фирма Oxymetal разработала на базе набора БИС MCS-4 высокочувствительный измеритель толщины золотых покрытий для автоматизированной линии нанесения этих покрытий [51]. Измерения основаны на принципе неразрушающего контроля покрытий. Об-

разец подвергается бомбардировке электронами, отраженная часть которых улавливается счетчиком таймера, являющимся датчиком толщины.

В двух программируемых ПЗУ набора MCS-4 емкостью 256 слов (по 8 бит) хранятся калибровочные кривые, с помощью которых микропроцессор рассчитывает действительную толщину покрытия. Чтобы повысить точность измерения (до 5% в диапазоне 0—100 мкм), производится усреднение начальных значений калибровочных кривых.

Достаточно широкое применение микропроцессоры получили в производстве электронной аппаратуры и изделий электронной техники. На рис. 41 показана структурная схема системы РМС-1 на основе микропроцессора

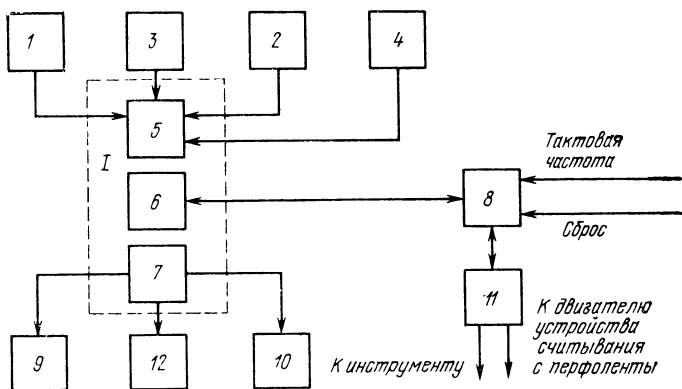


Рис. 41. Структурная схема системы РМС-1:

I — ПЗУ; 1 — переключатели панели управления; 2 — схема обратной связи от инструмента; 3 — устройство считывания с перфоленты; 4 — блок выбора режима; 5 — управление входом ПЗУ; 6 — программа и средства обмена с микропроцессором; 7 — управление выходом ПЗУ; 8 — Intel-4004; 9 — электропривод; 10 — выходы различного назначения; 11 — буферные регистры; 12 — схема управления индикатором.

Intel 4004 для автоматического управления такими операциями, как размещение компонентов в гнезде, соединение проводов накруткой, сверление отверстий в печатных платах [47]. РМС-1 разработана фирмой Cambridge Thermionic для простых операций позиционирования по принципу от точки к точке. Микро-ЭВМ в этой системе управляет двухкоординатным шаговым приводом.

Аналогично микро-ЭВМ может быть использована для управления микрофотонаборными установками при изготовлении фотошаблонов для БИС.

В производстве изделий электронной техники микро-ЭВМ приходят на смену мини-ЭВМ для управления различными установками. Например, созданный на базе набора MCS-4 автоматический тестер типа 400 фирмы Data/Ware Development используется для проверки цветных кинескопов [52]. Использование в установках контроля ИС фирмы Testline Instruments микро-ЭВМ вместо мини-ЭВМ позволило снизить стоимость таких систем с 25 до 8,8 тыс. долл. [53].

Приведенные примеры показывают, что диапазон применения микро-ЭВМ в АСУТП необычайно широк. В настоящее время уже начали появляться универсальные системы на базе микро-ЭВМ для нижнего уровня АСУТП. В частности, фирма Doris Scientific выпустила систему сбора и регистрации данных типа Digitrend 220 [54].

Эта система, построенная с использованием микропроцессора 8008 и полупроводникового ЗУ, может циклически опрашивать и регистрировать от 20 до 1000 точек (датчиков) со скоростью 20 точек/с. Предусмотрено программирование режимов обработки контролируемой информации, в том числе измерение четырех диапазонов линейного напряжения с разрешающей способностью до 1 мкВ, токовых сигналов от 4 до 20 мА и от 10 до 50 мА, а также сигналов от термопар. Digitrend 220 может комплектоваться платами сопряжения со стандартными периферийными устройствами (например, телетайпом, ленточным перфоратором и др.).

5.2. Системы передачи и обработки данных

Достаточно обширной областью применения микропроцессоров (специализированных микро-ЭВМ) представляется цифровое оборудование систем связи, в том числе мультиплексеры, преобразователи кодов, устройства контроля ошибок, блоки управления передающей и приемной аппаратурой. При цифровой связи, когда используется большое количество различных кодов и записей типовых сообщений, применение микропроцессоров в комплекте с блоками полупроводниковой памяти более экономично, чем использование мини-ЭВМ.

На рис. 42 показана структурная схема цифровой системы связи фирмы Action Communication System, где микропроцессоры работают как входные блоки мини-ЭВМ серии Nova (Data General) [55].

Микропроцессоры IMP-16 осуществляют познаковое декодирование в телефонных цепях с абонентскими пультами, освобождая мини-ЭВМ от предварительной обработки данных, что повышает быстродействие системы в целом. Кроме преобразования знаковых кодов микропроцессор выполняет сканирование сообщений по ключевым символам, редактирование заголовков и текста

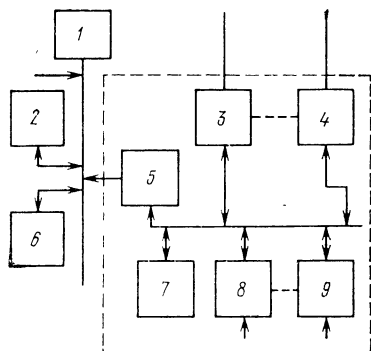


Рис. 42. Структурная схема системы телефонной связи:

1 — мини-ЭВМ; 2 — НМЛ; 3, 4 — контроллер; 5 — адаптер; 6 — НМЛ; 7 — ОЗУ; 8, 9 — микропроцессор.

сообщений и вычисление контрольных знаков. Фирма Action Communication System уже смонтировала несколько опытных систем, в том числе системы для связи всех полицейских участков штата Техас (около 500 абонентских пультов).

Отделение средств связи фирмы Motorola применила микропроцессор в системе связи с полицейскими патрульными машинами, в которых монтируется легкий аппарат связи с клавиатурой и буквенно-цифровым индикатором. Микропроцессор устанавливается на станции

первого уровня и управляет процессом кодирования в радиоканале, сокращая при этом общий объем информации в обоих направлениях. В дальнейшем фирма рассчитывает устанавливать дешевые микропроцессоры непосредственно в патрульных машинах.

Для «думающих» ретрансляторов СВЧ системы связи фирма Collins Radio, использовала микропроцессор, который декодирует адресную информацию и передает сообщение через линейный усилитель центрального пульта на соответствующий абонентский пульт. Для сопряжения внутренней сети связи с международными линиями фирма RCA использовала микропроцессор COSMAC (рис. 43) для осуществления необходимых кодовых преобразований. Приведенные выше примеры являются доказательством того, что в оборудовании связи на микропроцессоры возлагается все большее количество операций.

Каждый абонент, арендующий у фирмы канал связи, вносит свое сочетание таких параметров, как скорость

работы, форматы знаков, форма сигналов, тип кода, а для согласования двух сетей связи требуется доработка характеристик канала связи и наличие избыточного оборудования. Применение аппаратуры на базе микропроцессора позволяет удовлетворить требования различных абонентов и обеспечить высокую ремонтпригодность аппаратуры, несколько изменить программу.

Широкое применение микропроцессоров позволяет упростить системы телефонной связи. С помощью микропроцессора предполагается, в частности, рассчитывать значение амплитуды речевого сигнала на следующий период дискретности, что позволит передавать менее 8 бит информации — разность между фактическим и предсказанным значениями. Уже сейчас микропроцессоры используются для регулирования уровня выходной мощности радиопередатчиков в зависимости от времени дня.

5.3. Вычислительные системы

Одной из самых обширных областей применения микропроцессоров и микро-ЭВМ в ближайшем будущем представляется область больших и средних вычислительных систем различного назначения. В первую очередь микропроцессоры начали внедряться в периферийное оборудование. До недавнего времени этот процесс сдерживался недостаточным быстродействием программно-управляемых микропроцессоров, поэтому их использовали главным образом для управления обменом, но не охватывали тракты непосредственного обмена между ЭВМ и периферийным устройством (рис. 44). Появление микропроцессоров и микро-ЭВМ на биполярных БИС в значительной степени снимает ограничение по быстродействию и открывает дорогу для их широкого применения.

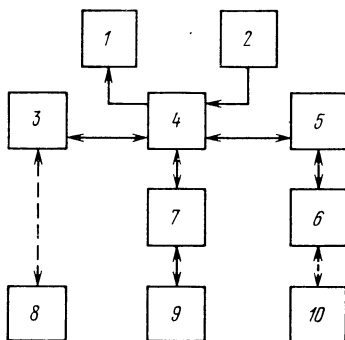


Рис. 43. Структурная схема глобальной связи фирмы РСА:

1 — дисплей; 2 — клавиатура ввода; 3 — блок сопряжения за рубежом; 4 — микро-ЭВМ; 5 — блок сопряжения в США; 6 — модели; 7 — интерфейс; 8 — контора абонента за рубежом; 9 — НМД; 10 — контора абонента в США.

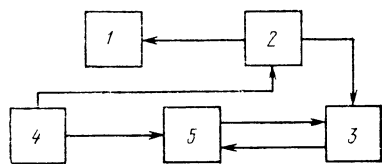


Рис. 44. Структурная схема связи ЭВМ с периферийным оборудованием:

1 — внешнее устройство; 2 — цепь управления; 3 — ЭВМ; 4 — микропроцессор; 5 — интерфейс.

В качестве примера эффективного использования микропроцессора в периферийном оборудовании следует привести новое печатающее устройство фирмы Interdata, имеющее скорость 30 знаков/с. На базе этого устройства создан терминал для системы цифровой связи типа Corousel 300 [56].

Над применением микропроцессоров в терминальных устройствах успешно работают фирмы Beehive и Digilog Systems. Так, «думающий» дисплей фирма Degilog Systems управляет обновлением памяти, обменом и редактированием, что освобождает часть времени основной ЭВМ [55]. Можно указать также новый кассетный накопитель модели 5000 (фирма MFE) с встроенным микропроцессором 4040, обеспечивающим автоматическое управление транспортным механизмом, записью, считыванием, изменением длины записываемых массивов и т. д. [58].

Применение быстродействующих специализированных микропроцессоров, которые аппаратным способом выполняют какую-либо конкретную вычислительную работу, (например, преобразование Фурье), также повышает эффективность вычислительных систем, так как микропроцессоры выполняют часть функций больших ЭВМ. Однако применение микропроцессоров обещает в будущем не просто расширение возможностей больших и средних ЭВМ с централизованным управлением, а возможность их замены группой параллельной функционирующих микропроцессоров.

Появление относительно дешевых микропроцессоров в совокупности с возможностями микропрограммного управления открывает принципиально новые возможности для построения многопроцессорных систем. Как показано на рис. 45, параллельное подключение нескольких микропроцессоров к одной числовой системной шине позволяет каждому из них непосредственно обращаться к ЗУ и периферийным устройствам [57].

Микропрограммное управление, в свою очередь, дает

возможность управлять многопроцессорной системой с помощью специальных команд. Одним из основных преимуществ таких многопроцессорных систем является увеличение производительности системы теоретически почти прямо пропорционально количеству параллельно работающих микропроцессоров, в то время как стоимость системы при подключении каждого нового микропроцессора увеличивается на небольшой процент. В так называемых симметричных многопроцессорных системах, где каждый микропроцессор может выполнять любую функ-

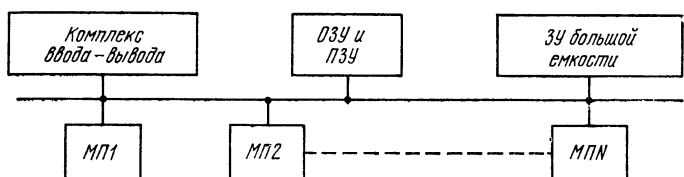


Рис. 45. Подключение микропроцессора и ЗУ.

цию, выход из строя одного из них лишь незначительно снижает эффективность системы в целом. Кроме того, при использовании гибкого диспетчирования можно свести к минимуму простои в параллельно работающих микропроцессорах, при этом, однако, требуется весьма сложная организация системы программного обеспечения.

В асимметрических системах, где параллельно работающие микропроцессоры предназначены для выполнения определенных задач, можно достичь весьма высокой эффективности применительно к многоцелевым системам управления, работающим в реальном времени. Специализацию можно углублять как с помощью программного обеспечения, добавления необходимых микрокоманд, так и введением дополнительных аппаратных средств в соответствующих микропроцессорах.

Важнейшим вопросом архитектуры многопроцессорных систем является организация подключения процессоров к ЗУ и периферийным устройствам. Одним из известных принципиальных решений является применение матричного переключательного блока, который позволяет подключить любой процессор к любому модулю памяти или периферийному устройству, это повышает производительность системы без больших затрат на оборудо-

вание. Более экономичным решением представляется подключение всех устройств к общей шине (рис. 46) или нескольким шинам, правда производительность системы ограничена из-за последовательного подключения микропроцессоров при обмене информацией.

Сложную комплексную задачу составляет организация управления работой всей многопроцессорной системой. Наиболее конструктивным архитектурным решением может быть возложение функций диспетчера системы

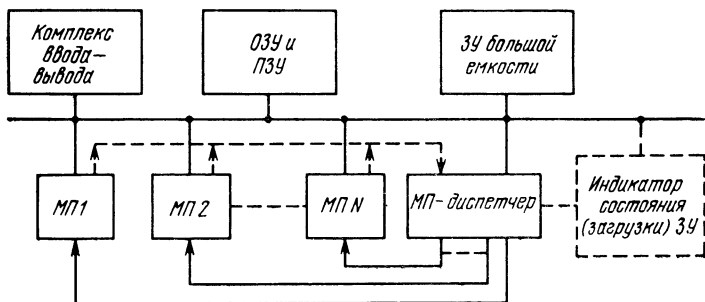


Рис. 46. Использование микропроцессора в качестве диспетчера.

на один из микропроцессоров (рис. 46). В целом вопросы построения многопроцессорных систем на основе группы микропроцессоров являются, по-видимому, наиболее перспективной сферой исследований архитектуры систем. Не исключено, что развитие этого архитектурного направления и его практическое внедрение, например, в большие и средние ЭВМ приведет в будущем к полной замене ЭВМ с централизованным программным управлением системой типа вычислительной среды с децентрализованным управлением.

5.4. Измерительная техника

Не менее обширной областью применения микропроцессоров, чем периферийное оборудование ЭВМ, является парк контрольно-измерительных приборов. Ожидается, что «думающие» приборы возьмут на себя функции самопроверки, диагностики и калибровки. Как отмечается в [59], ежегодно на калибровку в США расходуется около 25 млн. чел.-ч. Микропроцессоры позволяют не

только повысить производительность измерений, но и обеспечить более высокую точность и удобство измерений.

Обобщенная структурная схема измерительной системы на основе микропроцессора изображена на рис. 47.

Конкретным примером применения может служить осциллограф 1722А фирмы Newlett Packard. Микропроцессор следит за установкой диапазонов, автоматически вычисляет значения временных интервалов и уровней напряжения, преобразует временные параметры, в частности подсчитывает проценты и даже выдает сигнал оператору в случае ошибочной установки режимов. Информация в цифровой форме (секунды, герцы, вольты и проценты) выдается на светодиодное табло.

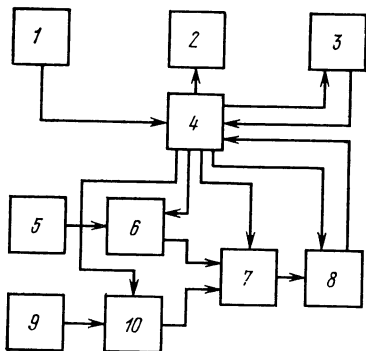


Рис. 47. Обобщенная структурная схема измерительной системы:

1 — передняя панель; 2 — индикатор; 3 — интерфейс ввода — вывода; 4 — микропроцессор; 5, 9 — ключ входного сигнала; 6, 10 — усилитель; 7 — блок уплотнения; 8 — АЦП.

Другим примером эффективного использования микропроцессора является мост для измерения емкостей фирмы Voonton. После непосредственного измерения емкости и проводимости производится преобразование полученных данных в такие величины, как эквивалентное последовательное сопротивление, коэффициент потерь и процент отклонения от эталонного значения.

В новом приборе NI 2001 фирмы Norland Instrum. сочетание цифрового осциллографа с микро-ЭВМ на основе микропроцессора 8008, ОЗУ емкостью 2 кбайт и ПЗУ емкостью 16 кбайт дает возможность в промышленных предприятиях и научно-исследовательских лабораториях выполнять сложные процедуры обработки данных без применения дополнительной мини-ЭВМ или программируемого калькулятора. Для работы с NI 2001 не требуется квалифицированный программист, поскольку с помощью кнопочной панели можно вычислять с большой точностью длительность фронта сигнала, амплитуду, час-

тоту, интегралы, дифференциалы, квадратные корни, средние значения. Прибор имеет до 8 каналов ввода данных с точностью 8, 10 и 12 разрядов при частотах до 1 МГц в диапазоне измеряемых интервалов — от 1 мкс до 1000 с. Стоимость прибора — около 14 тыс. долл. Не менее эффектно продемонстрированы возможности цифрового прибора с управлением от микропроцессора в программируемом генераторе частот 6010А (фирма John Fluke MFG.). С помощью задающей панели и 7-разрядного десятичного индикатора можно задавать частоты в диапазоне 10 Гц—110 кГц с разрешающей способностью 0,1 Гц и в диапазоне 10 Гц—11 МГц с разрешающей способностью 10 Гц. Микропроцессор обеспечивает автоматическое управление настройкой генератора на заданную частоту. С помощью микропроцессора в приборе обеспечена возможность его включения в любую стандартную промышленную измерительную систему.

5.5. Торговля, коммерческая и бытовая аппаратура

За рубежом микропроцессоры весьма активно внедряются в серийное коммерческое оборудование [59]. К типовым применениям в этой области можно отнести контрольно-расчетные терминалы для магазинов и торговых центров, автоматизированные электронные весы, терминалы для инвестиционных банков и других финансовых контор, кассовые автоматы для банков, микро-ЭВМ для управления запасами промышленных и торговых предприятий, оборудование для упаковки закупленных товаров на складе и переносимые цифровые терминалы.

Наибольшее количество устройств на основе микропроцессоров поставила потребителям американская фирма MSI Data Corp. Каждый из 10 000 переносных цифровых терминалов, предназначенных для считывания и регистрации данных о запасах (и другой информации) на отдаленных складах, содержит микро-ЭВМ типа MCS-4. Модель 1100 фирмы MSI с питанием от батарей оснащена блоками полупроводниковой памяти, модель 2100 содержит кассетный накопитель. Введенные в эти устройства с помощью клавиатуры данные передаются по телефонной линии в приемник MSI, установленный на одной из станций управления.

На рис. 48 в качестве примера показана структурная схема торгового терминала фирмы Singer на базе собст-

венного микропроцессора с микропрограммным управлением, который существенно повысил «умственные» способности терминала. Другим примером может служить печатающий терминал для проверки кредитных карточек на базе набора БИС F8. Для управления вводом с клавиатуры, выводом на индикатор и печатающее устройство, считыванием с перфокарт, а также для обеспечения связи с модемом и внешним ОЗУ используется всего четыре типа БИС из набора F8. По своим возможностям такая микро-ЭВМ может быть сравнима с мини-ЭВМ без внешних устройств, но отличается от последней более универсальной организацией ввода — вывода.

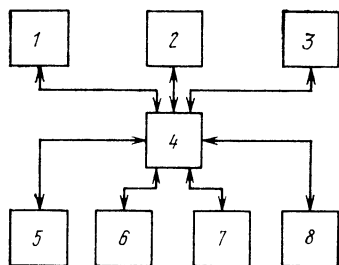


Рис. 48. Структурная схема торгового терминала:

1 — источник информации о текущем состоянии; 2 — адаптер; 3 — буферное ЗУ; 4 — микропроцессор; 5 — блок считывания с носителя; 6 — клавиатура; 7 — печатающее устройство; 8 — индикатор.

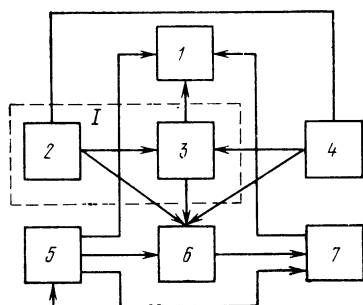


Рис. 49. Укрупненная структурная схема ДИМ:

1 — микропроцессор; 1 — экран; 2 — устройство программного управления; 3 — АЛУ; 4 — пульт управления; 5 — входное устройство; 6 — многоканальный универсальный накопитель; 7 — акустическое устройство.

Системы на основе микропроцессоров начали вводиться в область манипуляции товарами. Например, на новом складе-холодильнике продовольственной фирмы Beatrice Foods (США) установлено 6 микросистем, каждая из которых управляет 50 электродвигателями сети транспортеров (300 конвейерных лент) [47]. С помощью транспортеров ящики с замороженными продуктами проходят через сортировочные и комплектовочные автоматы, перекадываются с одной конвейерной ленты на другую и доставляются к грузовикам. Микросистема следит за каждым ящиком вплоть до погрузки.

Непрерывное снижение стоимости микропроцессоров позволит использовать их и в бытовой аппаратуре. Не-

сколько лет назад [60] была рассмотрена идея домашней информационной машины (ДИМ), представляющей комплекс средств поиска, хранения и отображения знаковой, звуковой и видеoinформации. Эта идея может быть реализована на основе микро-ЭВМ. Структурная схема ДИМ с микро-ЭВМ изображена на рис. 49.

Микропроцессоры уже начали применять в сложных игровых автоматах. Так, фирма Bally Manufacturing с 1973 г. выпускает электродную игру в кегли на базе микропроцессора Intel 4004, четырех программируемых ПЗУ, ОЗУ и 124-разрядного ПЗУ (не считая мощных дискретных элементов). Микропроцессор контролирует положение шара перед тем, как игрок посылает его вдоль полосы к кеглям (одновременно могут играть четыре игрока), ведет счет сбитых кеглей, распределяет очки и следит за расстановкой кеглей.

5.6. Транспорт

Перспективной областью применения микро-ЭВМ является автомобильный транспорт. Годом широкого использования бортовых микро-ЭВМ в автомобилях считают 1980 год. Например, в США над созданием

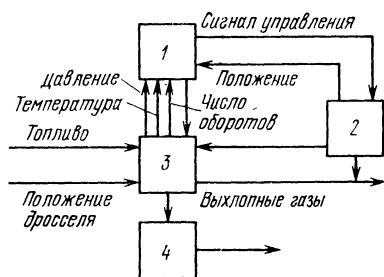


Рис. 50. Структурная схема управления двигателем:

1 — микро-ЭВМ; 2 — клапан рециркуляции выхлопных газов; 3 — двигатель, 4 — система передачи.

бортовых систем управления работают конструкторы всех ведущих фирм (Ford, General Motors, Chrysler), в Японии уже выпущен микропроцессор TLCS-12 для применения в автомобилях, фирма Rockwell также рекламирует бортовую микро-ЭВМ [61].

Прошла дорожные испытания микросистема фирмы Ford Motor Co, предназначенная для максимальной экономии топлива (рис. 50). В ней используются два микропроцессора и несколько заказных БИС. На систему возлагается регулирование зажигания и положения клапана в системе рециркуляции выхлопных газов. Можно применять эту систему для антиблокированного тормоза

жения и управления работой диагностических систем автомобиля.

Основной проблемой, препятствующей широкому внедрению микропроцессоров в автомобильный транспорт, является надежность. Работу БИС сложно обеспечить при высоком уровне помех от реле стартера, двигателей (импульсы пускового тока), стеклоочистителей и соленоидов устройства подачи топлива. Однако основная трудность — создание экономичных и надежных датчиков и устройств связи микропроцессоров с исполнительными органами. По-видимому, скорее автомобильный транспорт почувствует на себе влияние микропроцессоров с помощью систем управления уличным движением.

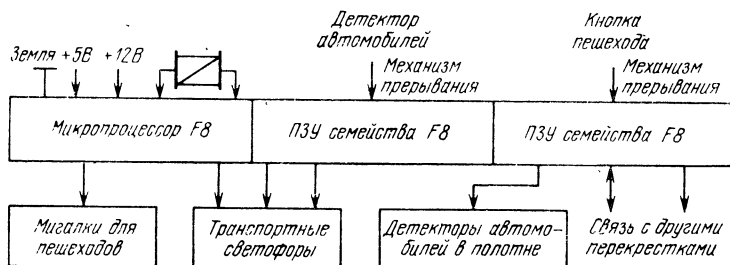


Рис. 51. Схема регулирования уличного движения с использованием микропроцессора 8Б.

По мнению специалистов фирма Marconi Research Laboratories, с помощью автомобильных микро-ЭВМ можно организовать эффективную систему управления транспортом по радио [62]. Для этого на каждом транспортном средстве необходимо устанавливать доплеровские датчики. Получая информацию от датчиков, бортовая ЭВМ будет вычислять положение транспорта на дороге и по запросу посылать ответы в цифровой форме. Повороты предполагается фиксировать с помощью доплеровских датчиков, устанавливаемых с обеих сторон автомобиля, а расстояние измерять прибором типа счетчик пробега. Микро-ЭВМ может сравнивать получаемую в реальном времени информацию с картографической информацией, хранимой в кассетном накопителе и таким образом определять свое местоположение относительно улиц и перекрестков.

Обширный рынок для микропроцессоров представляют стационарные системы регулирования движения на перекрестках. На базе микропроцессора и сменных ПЗУ можно строить управляющие микросистемы с учетом особенностей различных перекрестков. На рис. 51 показана функциональная схема такой микросистемы на основе микропроцессора F8 [63]. Система может считать проезжающие автомашины, обслуживать переход пешеходов, останавливать поток транспорта по запросам пешеходов, управлять сменой состояний светофоров. Использование микропроцессора и двух БИС ПЗУ из семейства F8 обеспечивает наличие двух таймеров, двух схем прерывания, встроенных генераторов синхроимпульсов, схемы сброса при включении питания, схемы декодирования состояния переключателей и 48 одноразрядных схем ввода — вывода. Имея связь с детекторами автомашин, система может управлять сквозным движением через перекресток по четырем направлениям, а также левыми поворотами автомашин, находящихся в крайних рядах.

Запрос пешеходов на переход может осуществляться с помощью специальных кнопок управляющих колонок, устанавливаемых на каждом углу перекрестка. Одна из схем прерывания обеспечивает приоритет запросов пешеходов, другая принимает решение о переключении огня светофоров. Задержки для светофорной сигнализации и управление мигающими предупредительными сигналами для пешеходов задаются двумя таймерами. Одноразрядные схемы ввода — вывода выполняют функции запоминания сигналов датчиков, таймеров и управляющих сигналов светофора.

Из вышесказанного видно, что центральная часть системы представляет собой не универсальную микро-ЭВМ, а специализированную (отсутствует, в частности, ОЗУ) управляющую микро-ЭВМ. Подобные специализированные микро-ЭВМ, по-видимому, найдут весьма широкое применение для управления различными транспортными и технологическими объектами.

Заключение

В первой половине 70-х годов в микроэлектронике — наиболее прогрессивной и быстро развивающейся области электронной техники — были получены качественно

значимые результаты. Промышленностью был освоен уровень интеграции до нескольких тысяч в одном монолитном полупроводниковом микроблоке, а для некоторых изделий этот уровень превысил 10 тыс. элементов. К 80-му же году прогнозируется получить уровень интеграции несколько сотен тысяч. Это означает начало эры монолитных «элементов» систем, выполняющих функции сложных цифровых автоматов и имеющих соответствующую структуру и архитектуру. Такими элементами стали, в первую очередь, программно-управляемые микропроцессоры, а также монолитные блоки памяти. Современный этап микроэлектроники можно назвать этапом микропроцессоров.

Микроэлектронная техника вышла на аппаратурный уровень и для широкого круга потребителей изделий цифровых ИС появилась возможность применять дешевые, маленькие и надежные приборы в качестве стандартных программируемых блоков различных систем, аппаратов и приборов.

В вычислительной и управляющей технике микропроцессоры начинают использоваться в качестве устройств управления периферийным оборудованием, сбора данных, концентраторов линий связи, претендовать на роль процессорного модуля в больших многопроцессорных системах.

В электронных «невыхислительных» системах широкого назначения микропроцессоры и микро-ЭВМ могут выполнять функции специализированной дискретной аппаратуры и сокращать сроки разработок, что дает большие экономические выгоды. От терминальных устройств в АСУ и вычислительных системах до бортовых ЭВМ в автомобиле и устройствах управления домашней информационной машиной — вот ожидаемый диапазон применения микропроцессоров и микро-ЭВМ. Темпы же внедрения этих новых изделий микроэлектроники в значительной степени зависят от увеличения производительности систем автоматизированного проектирования, а также развития методов компоновки и монтажа БИС в аппаратуре.

В электронной промышленности наиболее обширной областью применения микро-ЭВМ является область управления технологическими процессами, агрегатами и производством. Прогнозируемая дешевизна и большая по сравнению со специализированными аппаратными

средствами универсальность микро-ЭВМ порождают ряд новых тенденций в деле комплексной автоматизации промышленности. В первую очередь к ним относятся следующие:

1) функциональное и конструктивное внедрение в отдельные технологические агрегаты и механизированные линии (наряду с датчиками, исполнительными органами, средствами индикации) микроблоков, которые обеспечивают арифметико-логическую обработку информации о работе агрегата (линии) и выработку сигналов управления в реальном времени;

2) постепенное вытеснение специализированных аппаратных средств контроля и управления комбинированными аппаратно-программными средствами на основе микро-ЭВМ;

3) все большая децентрализация функций обработки данных в комплексных АСУТП, выражающаяся в увеличении иерархических уровней средств контроля и управления, с одной стороны, и в повышении «интеллектуальности» концентраторов линий связи УВК с объектом управления — с другой.

Развитие указанных тенденций базируется, естественно, на экономической основе и направлено на повышение эффективности и качества работы технологического оборудования, производственных подразделений.

Зарубежные микропроцессоры

Модель, фирма	Класс ИС	Количество выводов	Время сложения «регистр-регистр», мкс	Архитектура и структура					
				разрядность	адресация к ЗУ, тыс. слов	количество регистров	стиковое ЗУ	микропрограммное управление	возможность прерывания
F-8, Fairchild	нМДП	40,40*)	2	8	64	65	(ОЗУ)	—	+
6800, Motorola	нМДП	24,40*	2	8	64	3	(ОЗУ)	—	+
4004, Intel	рМДП	16	10,8	4	4	17	3×12	—	—
8008-1, Intel	рМДП	18	12,5	8	16	7	7×14	—	—
8080, Intel	нМДП	40	2	8	64	7	(ОЗУ)	—	+
COSMAC, RCA	кМДП	28,40*)	6	8	64	1-16	16×16	—	+
JLCS-12, Jostiba	нМДП	42	13	12	4	10	(ОЗУ)	+	+
LSI-12/16, General Automation	КНС	—	5,28	12,16	4	10	+	—	+
CP-1600, General Instrument	нМДП	40	2,3	16	64	10	—	—	—
IMP-16, National	рМДП	22,24*)	4,6	4×4	64	4	16×16	+	+
6701, Monolytic Memory	ТТЛШ	40	0,2	4	64	19	—	+	+
SBP O 400, Texas Instruments	ИИЛ	40	0,5	4×4	64	—	—	+	+
6i00, Intersil	кМДП	28,40*)	5	12	4	2	(ОЗУ)	—	+

*) Двухкристальный микропроцессор.

Зарубежные ОЗУ

Модель, фирма	Класс ИС	Емкость, бит	Время выборки/цикла, нс	Мощность обращения/хранение, мВт	Количество выводов	Питающее напряжение, В		
						+	±	-
6605, Motorola	нМДП	4096	300/450	350/5	22	+5,	±12,	-5
6004, AMS	рМДП	4096	460/695	130/55	22	+5,	+12,	-3
Semi 1217, Electronic Memories	нМДП	1024	145/260	—	22	+5,	+15,	-4,4
TMS 4050-2, TI	нМДП	4096	200/400	360/6	18	+12,	-5	
2606-1, Signetics	нМДП	256×4	500/500	200	16	—	—	
MW 7001ID, RCA	нМДП	1024	60/180	650/0,5	22	—	—	

Зарубежные ППЗУ

Модель, фирма	Класс ИС	Перепись	Емкость, бит	Время выборки, нс	Время записи, с
1702, Intel	пМДП	Ультрафиолетовыми лучами	2048	1·10 ³	120
National Semiconductor	рМДП	Электрическим управлением плавающим затвором	512×8	750	30
Harris	—	Пережиганием плавких нихромовых соединений	512×4	60	10
Intel	ТТЛШ	Выжиганием переходов в кремнии	256×4	70	1
Am 2709	ТТЛШ	Пережиганием плавких перемычек кремния	32×8	55	1
Signetics	ТТЛШ	Пережиганием плавких нихромовых соединений	512×4×2	35	20
Motorola	ЭСЛ	То же	256×4	20	30

Зарубежные микро-ЭВМ

Модель, фирма	Количество микросхемных блоков	Емкость ЗУ, тыс.			Время сложения регистр-регистр*, мкс	Количество каналов ввода-вывода	Наличие прямого доступа в ЗУ	Тип микропроцессора	Математическое обеспечение		
		ОЗУ	ПЗУ	ППЗУ					регент-ассемблер	кросс-ассемблер	монитор
PDP-11/03, DEC	4—70	4—28	4	—	3,5	4096	+	LSI-11 4004	—	+	+
Mighty Micro, Control Logic	2—16	64	—	64	2	256	—	Intel 8080	+	+	—
MPS, Digital Equipment Corp		32	—		10	256	—	Intel 8108	+	+	—
Micropac, Process Computer	20—40	32	16	2	3	256	—	Intel 8080	+	+	+
Micral 1000, R2E Micro-Comp	35—38	8	8	8	12,5	8	+	Intel 8008, 8008-1, 8080	+	+	+
IMP-16C, National Semiconductor	—	2	4	4	4,2	64	+	National 16A/5000	+	+	+

СПИСОК ЛИТЕРАТУРЫ

1. Вальков В. М. К вопросу о терминологии в микроэлектронике.— «Вопросы радиоэлектроники. Сер. III. Детали и компоненты аппаратуры», 1963, вып. 8, с. 116—119.
2. Ильюшенко Ю. М. Микромощные цифровые интегральные схемы на основе дополняющих МОП-транзисторных структур.— В кн.: Обзоры по электронной технике. Вып. 5 (202), М. Ин-т «Электроника», 1970.
3. Ильюшенко Ю. М. Топологический синтез биполярных транзисторных структур для микромощных интегральных логических схем.— «Электронная техника. Сер. 6. Микроэлектроника», 1971, вып. 7, с. 154—165.
4. Ильюшенко Ю. М. Методика оценки быстродействия и добротности интегральных логических схем.— «Электронная техника. Сер. 6. Микроэлектроника», 1968, вып. 6, с. 92—100.
5. Вальков В. М., Ажоткин Д. И., Хлебников В. И., Чугунов Ю. А. Системы автоматического управления на базе УМ1-НХ.— «Обмен опытом в электронной промышленности», 1969, № 4, с. 14—20.
6. Давидов. Микропроцессоры и сокращение производственных затрат.— «Электроника», 1974, № 14, с. 55—60.
7. Fogner E. A. Focus on microprocessors.— «Electronic Des.», 1974, v. 22, № 18, p. 52—68.
8. Лаймен. Конструирование и производство.— «Электроника», 1975, № 21, с. 70—75, 79.
9. Моралев С. А., Кролевец К. М., Сидоренко В. П. и др. МОП БИС для микрокалькулятора.— «Электронная промышленность», 1973, № 2, с. 54—55.
10. Yasaki E. K. The emerging microcomputer.— «Datamation», 1974, v. 20, № 12, p. 81, 83, 86.
11. Grossman R. M. Computers the wonderful world of bits, bytes, bands and buses beckon us onward, ever onward.— «Electrical Des. News.», 1975, v. 20, № 13, p. 26—28.
12. БИС, осуществляющая быстрое преобразование Фурье.— «Электроника», 1975, № 5, с. 24.
13. Francis B. Microprocessors.— «Electronic Eng.», 1975, v. 47, № 565, p. 45—48.
14. Grossman R. M. Computer products with specmanship the way

- it is, numbers alone do not tell all. — «Electrical Des. News», 1975, v. 20, № 13, p. 38—41.
15. Schmid H. Monolithic processors. — «Computer Des.», 1974, v. 13, № 10, p. 87—95.
 16. Вадам, Троув и Мур. Технология МОП-структур с кремниевыми затворами. — «Электроника», 1969, № 26, с. 14—22.
 17. Бридуэлл. Три способа создания МОП-схем с низким пороговым напряжением. — «Электроника», 1970, № 8, с. 25—30.
 18. Ильющенко Ю. М. Переключательные характеристики мощных логических схем на основе симметричных МОП-транзисторных структур. — «Электронная техника. Сер. 6. Микроэлектроника», 1968, вып. 6 (14), с. 101—124.
 19. Ильющенко Ю. М. Схемотехническое проектирование ИС на основе дополняющих МОП-структур. — «Электронная промышленность», 1971, № 2, стр. 31—34.
 20. Франсон. ТТЛ с диодами Шоттки как конкурент логических ИС на переключателях тока. — «Электроника», 1971, № 5, с. 52—55.
 21. Шагурин И. И., Петров Л. Н., Татьянин В. П. Сравнение модификаций элементов ТТЛ и ДТЛ, использующие диоды Шоттки. — «Изв. вузов СССР. Радиоэлектроника», 1971, т. XIV, № 11.
 22. ТТЛ-схемы с транзисторами, фиксированными диодами Шоттки. — «Электроника», 1970, № 14, с. 81.
 23. Харт, Слоб, Вулмс. Интегральная инжекционная логика — новое направление в области биполярных БИС. — «Электроника», 1974, № 20, с. 37—47.
 24. Хортон, Энглейд, Макги. Интегральная инжекционная логика — важное достижение технологии биполярных ИС. — «Электроника», 1975, № 3, с. 24—34.
 25. Вальков В. М. АСУТП в производстве изделий электронной техники. М., «Сов. радио», 1974, с. 72.
 26. Вальков В. М., Ажоткин Д. И. Принципы построения автоматизированных систем контроля БИС. — «Электронная промышленность», 1973, № 2, с. 68—74.
 27. Райли. Трудности разработки испытательного оборудования для полупроводниковых матриц емкостью 4096 бит. — «Электроника», 1973, № 26, с. 80—83.
 28. Гуревич Д. З., Ромм Г. Р., Селютин В. А. Применение машинных методов при разработке топологии и фотошаблонов БИС. — «Электронная промышленность», 1974, № 12, с. 10—14.
 29. Райхман Я. А. Изготовление фотошаблонов: прошлое, настоящее, будущее. — «Электронная промышленность», 1973, № 1, с. 42—50.
 30. Riley W. R. Wanted for the 70's: easier-to-program computers. — «Electronics», 1971, v. 44, № 19, p. 61—84.

31. **Smith H.** Impact of microcomputers on the designers. 1973 Wescon Professional Program, Session 11 Proceedings.
32. **Davis Sidney.** A fresh view on mini- and microcomputers. — «Computer Des.», 1974, v. 13, № 5, p. 67—68.
33. **New logic notebook**, 1974, v. 1, № 1, p. 34. Published by Micro computer Technique Inc.
34. **Reyling G., Jr.** Considerations in choosing a microprogrammable bit-sliced architecture. — «Computer», 1974, v. 7, № 7, p. 26—29.
35. **Малогабаритное 4096 битовое ЗУПВ.** — «Электроника», 1975, № 3, с. 82.
36. **Булгаков А. Д., Еремин С. А., Кармазинский А. Н. и др.** Интегральные схемы серий К507 и К508. — «Электронная промышленность», 1975, № 1, с. 54—57.
37. **Программируемая логическая диодная матрица со структурой кремний на сапфире.** — «Электроника», 1973, № 19, с. 17—18.
38. **Чеглаков Л. В., Клубков В. В., Новожилов А. С. и др.** Специализированная ЦВМ на микропроцессорах с системой команд ЕС ЭВМ. — «Электронная техника. Сер. 11. Комплексная миниатюризация радиоэлектронных устройств и систем», 1975, вып. 2, с. 9—18.
39. **Альтман.** Повышенный интерес к программируемым ПЗУ. — «Электроника», 1973, № 1, с. 80—81.
40. **Программируемые ПЗУ с тестовыми разрядами и словами.** — «Электроника», 1974, № 24, с. 79—80.
41. **Butulis A. G., Torbeck D.** Able to mP's in a single bound — the ABDAT processor. — «Electrical Des. News», 1975, v. 20, № 4, p. 45—49.
42. **Чанг.** Новое семейство БИС для построения микропроцессорных систем. — «Электроника», 1975, № 5, с. 39—47.
43. **Городецкий В. В., Евзович И. С., Кузнецов В. Я., Жуков Е. И.** Архитектура и структура микро-ЭВМ широкого применения. — В кн.: Микропроцессоры. Рига, «Зинанте», 1975, с. 14—16.
44. **Панкин В. Е. и др.** Система ввода—вывода на МОП БИС для микро-ЭВМ. — В кн.: «Микропроцессоры», Рига, «Зинанте», 1975, с. 135.
45. **COSMAC Software development package.** RCA microprocessor products. Printed in USA, 3/1975.
46. **Килдолл.** Язык высокого уровня для программирования микрокомпьютеров. — «Электроника», 1974, № 13, с. 33—41.
47. **Розенблат.** Микропроцессоры в системах автоматического управления. — «Электроника», 1974, № 14, с. 25—32.
48. **Вульффов М. Я., Монид А. Т., Маковецкий Н. Т. и др.** Автоматическое управление с цифровой машиной и нажимным устройством блюминга. — «Сталь», 1971, № 10, с. 919—922.

49. **Микропроцессор** для регулировки прокатного стана.—«Электроника», 1975, № 6, с. 21—22.
50. **Применение микропроцессоров для контроля моментов, создаваемых автоматическими гаечными ключами.** — «Электроника», 1974, № 12, с. 15—17.
51. **Микропроцессор** в системе измерения толщины покрытия. — «Электроника», 1974, № 13, с. 6—7.
52. **Микропроцессор** для управления тестером. — «Электроника», 1974, № 13, с. 91—92.
53. **Испытательное устройство с микропроцессором для проверки ИС.** — «Электроника», 1974, № 9, с. 104—105.
54. **Устройство регистрации данных с управлением от микропроцессора.** — «Электроника», 1974, № 10, с. 99—100.
55. **Скрупки.** Повышение гибкости процессов обработки данных.— «Электроника», 1974, № 14, с. 33—37.
56. **Шнейдерман.** Печатающее устройство с управляющим микропроцессором. — «Электроника», 1975, № 2, с. 74—75.
57. **Reyling G., Jr.** Performance and control of multiple microprocessor systems. — «Computer Des.», 1974, v. 13, № 3, p. 81—86.
58. **Сантони.** Перспективы использования микропроцессоров.—«Электроника», 1975, № 6, с. 75—77.
59. **Уокер.** Начало широкого применения микропроцессоров. — «Электроника», 1974, № 14, с. 38—43.
60. **Сейсян Р. П., Выдревич М. П.** Что такое ДИМ? — «Электронная промышленность», 1972, № 1, с. 28—31.
61. **Армстронг.** Микропроцессоры по дороге в Дейтройт. — «Электроника», 1974, № 8, с. 72—75.
62. **Система УДД на основе микропроцессора.** — «Электроника», 1975, № 5, с. 92—93.
63. **Микропроцессор для автомобиля.** — «Электроника», 1975, № 5, с. 26—27.

СОДЕРЖАНИЕ

Предисловие	3
1. Основные понятия и определения	6
1.1. Особенности процесса проектирования и изготовления цифровых интегральных микросхем	6
1.2. Микропроцессор и микро-ЭВМ	10
2. Схемотехнологические направления	16
2.1. Эволюция схемотехнологических направлений	16
2.2. МДП-транзисторные структуры с одним типом прово- димости	20
2.3. Комплементарные МДП-структуры	27
2.4. ТТЛ ИС с диодами Шоттки	33
2.5. Инжекционные логические интегральные схемы	35
3. Вопросы автоматизации проектирования и изготовления БИС	39
3.1. Этапы создания БИС и автоматизация контроля	39
3.2. Системы автоматизированного машинного проектиро- вания	42
3.3. Техника изготовления фотошаблонов	46
4. Архитектурные и структурные решения	49
4.1. Микропроцессоры	49
4.2. Запоминающие устройства	60
4.3. Микро-ЭВМ	67
4.4. Программное математическое обеспечение	74
5. Области применения	76
5.1. Автоматизированные системы контроля и управления технологическими процессами и агрегатами	76
5.2. Системы передачи и обработки данных	81
5.3. Вычислительные системы	83
5.4. Измерительная техника	86
5.5. Торговля, коммерческая и бытовая аппаратура	88
5.6. Транспорт	90
Заключение	92
Приложение 1. Зарубежные микропроцессоры	95
Приложение 2. Зарубежные ОЗУ	95
Приложение 3. Зарубежные ППЗУ	96
Приложение 4. Зарубежные микро-ЭВМ	96
Список литературы	97

ИБ № 231

ВИТАЛИЙ МИХАЙЛОВИЧ ВАЛЬКОВ
ЮРИЙ МИХАЙЛОВИЧ ИЛЬЮШЕНКО

**Цифровые интегральные схемы, микропроцессоры
и микро-ЭВМ**

Под редакцией В. М. Пролейко

Редактор **М. М. Лисина**
Художественный редактор **Н. С. Шеин**
Технический редактор **З. Н. Ратникова**
Корректор **Л. А. Максимова**

Сдано в набор 26/VIII 1976 г. Подписано в печать 27/X 1976 г. Т-18496

Формат 84×108/32 Бумага машинномелованная

Объем 5,46 усл. п. л., 5,631 уч.-изд. л.

Тираж 32 000 экз. Зак. 782 Цена 30 к.

Издательство «Советское радио», Москва, Главпочтамт, а/я 693.

Московская типография № 10 «Союзполиграфпрома»
при Государственном Комитете Совета Министров СССР
по делам издательств, полиграфии и книжной торговли.
Москва, М-114, Шлюзовая наб., 10.

Вальков В. М. и Ильюшенко Ю. М.

В 16 Цифровые интегральные схемы, микропроцессоры и микро-ЭВМ. Под ред. В. М. Пролейко, М., «Сов. радио», 1977.

104 с. с ил. (Массовая библиотека инженера «Электроника»).

Рассмотрены основные аспекты создания изделий современной цифровой микроэлектроники: микропроцессоров, монолитных полупроводниковых запоминающих устройств и микро-ЭВМ на их основе. Показано использование микропроцессоров и микро-ЭВМ в различных областях применения.

Книга рассчитана на инженерно-технических работников электронной промышленности и смежных отраслей, а также может быть полезна студентам вузов соответствующих специальностей.

В $\frac{30407-012}{046(01)-77}$ 45-77

6Ф03

**В издательстве «Советское радио»
готовятся к выходу в свет**

Валиев К. А., Орликовский А. А. Полупроводниковые интегральные схемы памяти на биполярных транзисторных структурах.

Рассматриваются конструктивно-технологические особенности, схемотехника и вопросы проектирования полупроводниковых интегральных схем памяти на биполярных транзисторных структурах. Основное внимание уделяется интегральным схемам оперативной памяти. Отдельные главы посвящены схемотехнике постоянной и ассоциативной памяти. Описаны логическая структура интегральных накопителей и структурно-логические схемы ИС памяти. Анализируются свойства функциональных биполярных приборов для ИС памяти. Излагаются основные принципы проектирования и выбора режимов работы интегральных накопителей и схем управления накопителями. Рассматриваются перспективы дальнейшего увеличения емкости и повышения быстродействия биполярных интегральных схем памяти.

Книга может быть полезной инженерам, работающим в области электронной и вычислительной техники, радиоэлектроники и приборостроения, а также студентам и аспирантам, специализирующимся в области микроэлектроники.

Караханян Э. Р. Динамические элементы ЦВМ со структурой металл — диэлектрик — полупроводник.

Книга посвящена интегральным динамическим элементам с МДП-структурой, которые являются основой разнообразных устройств ЭЦВМ. Приведены необходимые сведения из теории МДП-транзисторов, рассмотрено предельное быстродействие прибора и описаны схемы динамических элементов, реализация которых совместима с технологическими методами интегральной электроники.

Книга рассчитана на инженеров, специализирующихся в области разработки и построения различных устройств ЭЦВМ, а также на аспирантов и студентов соответствующих факультетов вузов.

Указанные книги можно заказать и приобрести в магазинах, распространяющих научно-техническую литературу.

Цена 30 коп.

